

Союз Советских
Социалистических
Республик



Государственный комитет
Совета Министров СССР
по делам изобретений
и открытий

О П И С А Н И Е И З О Б Р Е Т Е Н И Я

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11) 507931

- (61) Дополнительное к авт. свид-ву -
(22) Заявлено 22.10.74 (21) 2069922/26-21
с присоединением заявки № -
(23) Приоритет -
(43) Опубликовано 25.03.76 Бюллетень № 11
(45) Дата опубликования описания 14.04.76

(51) М. Кл.²
H 03 K 13/18
(53) УДК
681.325(088.8)

(72) Авторы
изобретения

Э. И. Гитис и Н. С. Шаташвили

Московский ордена Ленина авиационный институт
им. Серго Орджоникидзе

(71) Заявитель

(54) АНАЛОГО-ЦИФРОВОЙ ПРЕОБРАЗОВАТЕЛЬ

Изобретение относится к области преобразования аналоговых величин в цифровые коды.

Известно устройство, содержащее источники эталонных напряжений, блок сравнивающих устройств, выходы которых подключены к одним входам соответствующих схем И, выходы последних через схемы ИЛИ соединены с разрядными триггерами.

Предлагаемое устройство отличается от известного тем, что, с целью повышения точности преобразования, в него введен дополнительный блок сравнивающих устройств, выходы которых через инверторы подключены ко вторым входам соответствующих схем И, а входы основного и дополнительного блоков сравнивающих устройств подключены соответственно к выходам источников эталонных напряжений и выходу источника преобразуемого напряжения.

На чертеже представлена схема предлагаемого устройства.

Преобразователь состоит из источников эталонных напряжений 1, с весами $\frac{1}{2^k}; \frac{2}{2^k} \dots \frac{i}{2^k}; \frac{i+1}{2^k}, \dots, \frac{2^k-1}{2^k}$, где k - номер данного разряда, а i - текущий номер, принимающий значения от 1 до $2^k - 1$; двух блоков сравнивающих устройств 2^к и 3, инверторов 4, схем совпадения 5, схем ИЛИ 6 и триггерного регистра 7.

Рассмотрим принцип работы для ПНК на три двоичных разряда. Источники эталонных напряжений 1-1, 1-3, 1-5 и 1-7 с весами $\frac{1}{8} U_x, \frac{3}{8} U_x, \frac{5}{8} U_x$ и $\frac{7}{8} U_x$ соединены со сравнивающими устройствами 2-1, 2-2, 2-3 и 2-4 соответственно, а источники 1-2, 1-4 и 1-6 с весами $\frac{1}{4} U_x, \frac{1}{2} U_x, \frac{3}{4} U_x$ - с блоками 3-1, 3-2 и 3-3. На второй вход блоков 2 и 3 подается измеряемое напряжение U_x . Сравнивающие устройства 2-1, 3-1, инвертор 4-1 и схема совпадения 5-2 формирует первую "единицу" младшего разряда кодовой маски. Блоки 2-2 и 3-2, инвертор 4-2 и схема совпадения 5-3 формируют вторую "единицу" того же разряда,

и так далее. Первый младший разряд формируется схемой ИЛИ 6-2 и запоминается триггером 7-3. Второй разряд формируется блоками 3-1 и 3-2, инвертором 4-2, схемой совпадения 5-1; вторая единица второго разряда - сравнивающим устройством 3-3. Выбор производится схемой ИЛИ 6-1, которая запоминается триггером 7-2.

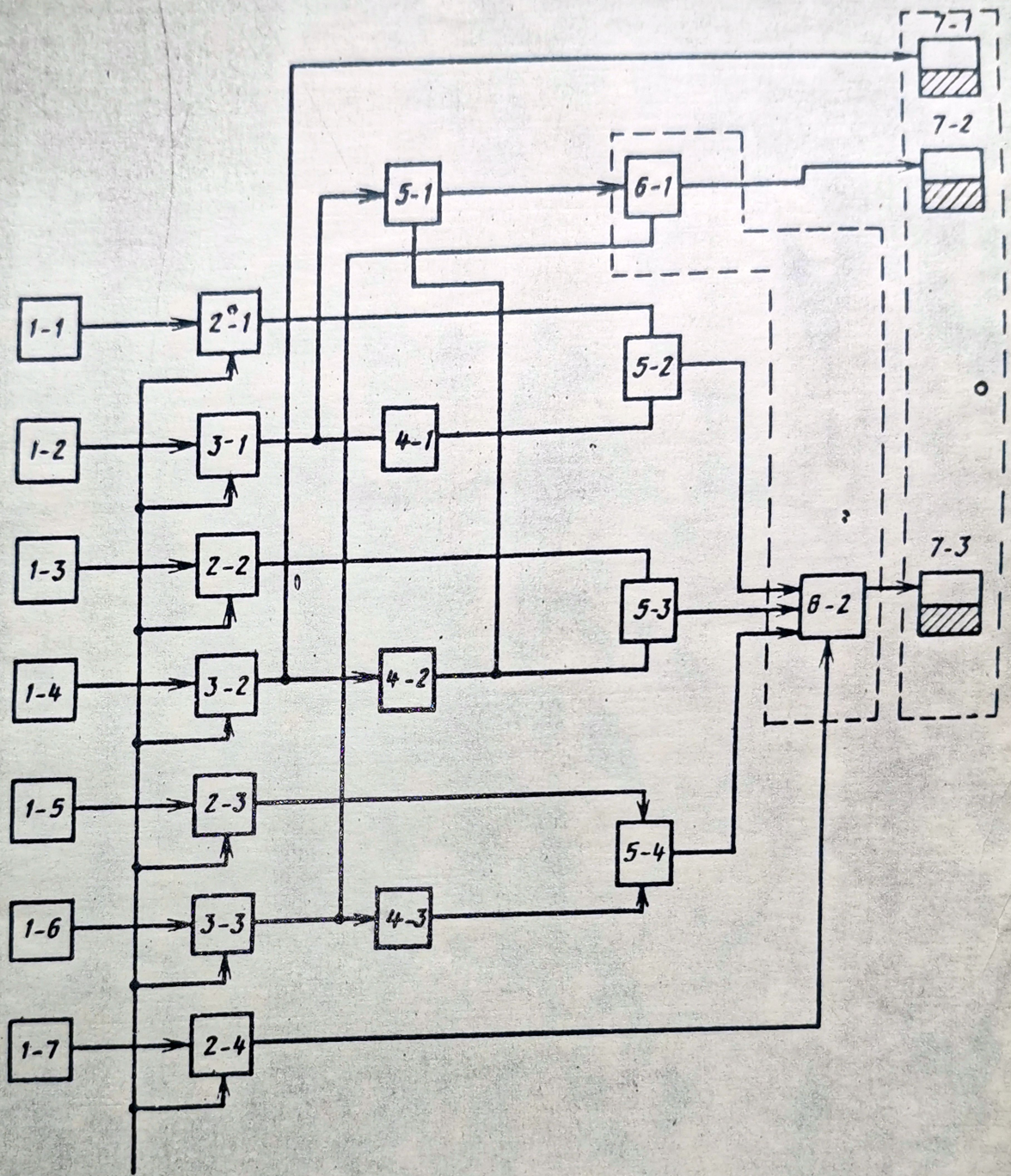
Допустим, что на элементах сравнения подается измеряемое напряжение $U_x=5$. Так как измеряемое напряжение находится между источниками эталонных напряжений 1-5 и 1-6, то есть $3/4 < U_x < 5/8$, поэтому работают все сравнивающие устройства от 1-1 до 1-5 включительно. Однако схема совпадения 5-2 не срабатывает, так как сработал блок 3-1, поэтому срабатывает и инвертор 4-1, но схема совпадения 5-3 тоже не срабатывает, так как сработал блок 3-2, следовательно, и инвертор 4-2. Срабатывает только схема совпадения 5-4, так как сработало сравнивающее устройство 2-3, а блок 3-3 не сработал. Через схему ИЛИ 6-2 "единица" первого младшего разряда запоминается триггером 7-3.

Для второго разряда на схему совпадения 5-1 поступает напряжение с блока

3-1 и потенциал запрета с инвертора 4-2. Так как блок 3-2 не сработал, триггер 7-2 через схему ИЛИ 6-1 фиксирует во втором разряде "0". Так же срабатывает блок 3-2 и триггер 7-1 фиксирует "1" в старшем разряде. Таким образом, в триггерном регистре имеем код "101", что соответствует преобразуемому напряжению $U_x=5$ в позиционном двоичном коде.

Ф о р м у л а и з о б р е т е н и я

Аналого-цифровой преобразователь, содержащий источники эталонных напряжений, блок сравнивающих устройств, выходы которых подключены к одним входам соответствующих схем И, выходы последних через схемы ИЛИ соединены с разрядными триггерами, отличающийся тем, что, с целью повышения точности преобразования, в него введен дополнительный блок сравнивающих устройств, выходы которых через инверторы подключены к вторым входам соответствующих схем И, а входы основного и дополнительного блоков сравнивающих устройств подключены соответственно к выходам источников эталонных напряжений и выходу источника преобразуемого напряжения.



Редактор О. Стенина Составитель А. Кузнецов.
 Техред М. Ликович Корректор Н. Ковалева
 Заказ 133 Тираж 1029 Подписное
 ЦНИИПИ Государственного комитета Совета Министров СССР
 по делам изобретений и открытий
 113035, Москва, Ж-35, Раушская наб., д. 4/5
 Филиал ППП "Патент", г. Ужгород, ул. Гагарина, 101