

Союз Советских
Социалистических
Республик



Государственный комитет
Совета Министров СССР
по делам изобретений
и открытий

О П И С А Н И Е
ИЗОБРЕТЕНИЯ
К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

407423

Заинтересованное от зпт. свидетельства № —

Заявлено 23.II.1972 (№ 1750718/26-9)

М. Кл. Н 03к 13.18

с присоединением заявки № —

Приоритет —

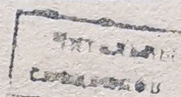
Опубликовано 21.XI.1973. Бюллетень № 46

УДК 681.325(088.8)

Дата опубликования описания 27.III.1974

Автор
изобретения

В. Н. Вьюхин



Заявитель Институт автоматки и электрометрии Сибирское отделение АН СССР

ПАРАЛЛЕЛЬНО-ПОСЛЕДОВАТЕЛЬНЫЙ АНАЛОГО-ЦИФРОВОЙ
ПРЕОБРАЗОВАТЕЛЬ

1

Изобретение относится к области электроизмерительной техники.

Известен параллельно-последовательный аналого-цифровой преобразователь, содержащий компараторы, выходы которых подключены к шифратору, делитель напряжения, включенный между одними входами компараторов и выходом цифро-аналогового преобразователя, управляемого регистром, распределитель тактов и схемы «И».

Недостатком известного устройства является невысокое быстродействие и сложность в исполнении.

Предлагаемое устройство отличается от известного тем, что в него введен дополнительный цифро-аналоговый преобразователь с регистром, схемы «НЕ» и дополнительные схемы «И», причем первые входы последних соединены с выходами схем «НЕ», входы которых подключены к выходам шифратора, а выходы дополнительных схем «И» соединены с нулевыми входами регистра дополнительного цифро-аналогового преобразователя, единичные входы регистра — с выходами распределителя тактов, что значительно повышает быстродействие и упрощает устройство.

На чертеже дано предлагаемое устройство.

Устройство содержит компараторы 1 (n -число одновременно определяемых двоичных разрядов), первые входы которых соединены с

2

входным сигналом, вторые входы соединены с выходами основного и дополнительного цифро-аналогового преобразователей 2 и 3 и с выходами делителя напряжения 4, а выходы — со входами шифратора составной компараторов 5. Выходы последнего соединены с входами m схем «И» 6 и n схем «НЕ» 7 (m — число тактов аналого-цифрового преобразователя). Вторые входы схем «И» 6 объединены группами по n и соединены с соответствующими выходами распределителя тактов 8, а выходы схем «И» 6 соединены с единичными установочными входами регистра 9 основного цифро-аналогового преобразователя (ЦАП), нулевые установочные входы которого соединены с первым выходом распределителя тактов 8, а выходы соединены с входами основного ЦАП2.

Выходы схем «НЕ» 7 соединены с входами схем «И» 10, вторые входы которых объединены группами по n и соединены с соответствующими выходами распределителя тактов 8. Выходы схем «И» 10 соединены с нулевыми установочными входами регистра 11 вспомогательного ЦАП, единичные установочные входы которого соединены с первым выходом распределителя тактов 8, а выходы соединены с входами вспомогательного ЦАП3. Нулевые установочные входы регистра 9 основного ЦАП и единичные установочные входы регистра 11

