



Государственный комитет  
СССР  
по делам изобретений  
и открытий

# О П И С А Н И Е ИЗОБРЕТЕНИЯ

## К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(61) Дополнительное к авт. свид-ву

(22) Заявлено 23.06.80 (21) 2942653/24-07

с присоединением заявки №

(23) Приоритет

Опубликовано 30.10.81. Бюллетень № 40

Дата опубликования описания 30.10.81

(11) 877500

(51) М. Кл.<sup>3</sup>

G 05 F 1/44

(53) УДК 621.316.722.  
.1 (088.8)

(72) Авторы  
изобретения

А.Е.Волынский, С.А.Рачин и А.А.Смирнов

(71) Заявитель

(54) ИСТОЧНИК КАЛИБРОВАННЫХ НАПРЯЖЕНИЙ

Изобретение относится к электро-  
технике, в частности к источникам  
калиброванных напряжений, и предназ-  
начено для использования в электро-  
технических установках различного  
назначения.

Известен источник калиброванных  
напряжений, представляющий собой  
итерационный широтно-импульсный пре-  
образователь опорного напряжения [1].

Недостатком данного устройства яв-  
ляются пульсации выходного напряже-  
ния, обусловленные саморазрядом нако-  
пительного элемента в аналоговом за-  
поминающем устройстве на выходе ите-  
рационного преобразователя.

Наиболее близким к предлагаемому  
по технической сущности является ис-  
точник калиброванных напряжений, со-  
держащий регистр памяти, первый вы-  
ход которого через преобразователь  
код-напряжения подключен к первому  
выходу аналогового сумматора, второй  
выход регистра памяти соединен со  
вторым преобразователем кода во вре-  
менной интервал, последовательно сое-  
диненные первый и второй блоки ин-  
тегрирования, причем вход синхрониз-  
ации регистра памяти, вход сброса  
первого блока интегрирования и вход

управления второго блока интегриро-  
вания подключены к соответствующим  
выходам блока управления, а выход  
второго блока интегрирования соединен  
со вторым входом аналогового сумма-  
тора, и опорный элемент [2].

Недостатком этого устройства яв-  
ляется невысокая линейность выход-  
ной характеристики источника калиб-  
рованных напряжений.

Цель изобретения - повышение  
линейности выходной характеристики  
источника калиброванных напряжений.

Поставленная цель достигается тем,  
что в источник калиброванных напря-  
жений введены преобразователь напря-  
жения в ток, два ключевых элемента,  
а опорный элемент выполнен в виде  
источника опорного тока, причем вход  
преобразователя напряжения в ток  
соединен с выходной клеммой, а выход  
этого преобразователя и выход источ-  
ника опорного тока через соответст-  
вующие первый и второй ключевой эле-  
мент подключены ко входу первого бло-  
ка интегрирования, при этом управ-  
ляющий вход второго ключевого эле-  
мента соединен с выходом преобразо-  
вателя кода во временной интервал,  
а управляющий вход первого ключевого

элемента подключен к дополнительному выходу блока управления.

На фиг. 1 приведена структурная схема источника калиброванных напряжений; на фиг. 2 - временные диаграммы, поясняющие его работу.

Источник калиброванных напряжений содержит регистр 1 памяти, преобразователь 2 код-напряжение, аналоговый сумматор 3, преобразователь 4 кода во временной интервал, первый 5 и второй 6 блоки интегрирования, блок 7 управления, первый 8 и второй 9 ключевые элементы, источник 10 опорного тока и преобразователь 11 напряжения в ток.

Устройство работает следующим образом.

По команде блока 7 входной код переписывается в регистр 1, при этом на выходе преобразователя 2 устанавливается пропорциональное данному коду напряжение  $E_1$ .

Выходное напряжение сумматора 3 в произвольный момент времени определяется выражением

$$U_{\text{вых}}(t) = \nu_1 E_1 + \nu_2 U_2(t),$$

где  $U_2(t)$  - напряжение на выходе блока 6;

$\nu_1$  и  $\nu_2$  - коэффициенты передачи сумматора 3 по соответствующим входам.

Процесс установления выходного напряжения устройства носит итерационный характер и осуществляется в течение  $n$  циклов. В произвольном  $i$ -ом цикле ( $i = 1, n$ ) в начале производится сброс блока 5 (изменение выходного сигнала блока 5 показано на диаграмме кривой 12) и далее блоком 7 выдается непрерывный временной интервал длительности  $T$ , в течение которого замыкается элемент 8 (замкнутое состояние ключевого элемента 8 условно показано кривой 13), в течение указанного интервала выходной ток преобразователя 11 пропорциональный выходному напряжению сумматора 3  $U_{\text{вых}}(i-1)$ , подается во входную цепь блока 5 и интегрируется. Одновременно с выдачей блоком 7 данного интервала преобразователем 4 формируется последовательность из равномерно расставленных временных интервалов, длительность каждого из которых пропорциональна входному коду регистра 1 (на диаграмме последовательность интервалов, формируемая преобразователем 4, условно показана импульсами 14). Эта последовательность подается на вход управления ключевого элемента 9, обеспечивая периодическое поступление импульсов тока 7 источника 10 во входную цепь блока 5, где происходит их алгебраическое суммирование с выходным током преобразователя 11. В результате на выходе блока 5 формируется пилообразное напряжение с возрастающей ампли-

тудой (на диаграмме обозначено 15), значение которого к концу данной части цикла равно

$$U_1[i] = S U_{\text{вых}}[i-1] \left\{ \bar{h}(T) - \bar{h}(0) \right\} + \sum_{r=1}^{\ell} \left[ \bar{h}\left(\frac{rT}{\ell}\right) - \bar{h}\left(\frac{rT}{\ell} - \frac{T}{\ell}\right) \right],$$

где  $S$  - крутизна преобразователя 11, а символом  $h(t)$  обозначена переходная функция блока 5 относительно токового входного сигнала.

В оставшейся части цикла выходное напряжение блока 5 интегрируется блоком 6 в течение постоянного временного интервала длительности  $T_0$  (изменение выходного сигнала блока 6 в этой части цикла обозначено на диаграмме кривой а5). Результат данного интегрирования

$$U_2[i] = U_2[i-1] + \frac{T_0}{\tau_2} U_1[i] = U_2[0] + \frac{T_0}{\tau_2} \left\{ \left[ \bar{h}(T) - \bar{h}(0) \right] S \sum_{j=0}^{i-1} U_{\text{вых}}[j] + \sum_{r=1}^{\ell} \left[ \bar{h}\left(\frac{rT}{\ell}\right) - \bar{h}\left(\frac{rT}{\ell} - \frac{T}{\ell}\right) \right] \right\},$$

где  $\tau_2$  - постоянная времени интегрирования блока 6 (служит как и в известном поправкой к выходному напряжению преобразователя 2).

На выходе сумматора 3 при этом формируется напряжение

$$U_{\text{вых}}[i] = \nu_1 E_1 + \nu_2 U_2[i] = U_{\text{вых}}[0] + \frac{\nu_2 T_0}{\tau_2} \left\{ \left[ \bar{h}(T) - \bar{h}(0) \right] \times \sum_{j=0}^{i-1} U_{\text{вых}}[j] + \sum_{r=1}^{\ell} \left[ \bar{h}\left(\frac{rT}{\ell}\right) - \bar{h}\left(\frac{rT}{\ell} - \frac{T}{\ell}\right) \right] \right\},$$

где  $U_{\text{вых}}[0] = \nu_1 E_1 + \nu_2 U_2[0]$  - исходное значение сигнала на выходе сумматора 3.

При определенных условиях можно показать, что выходное напряжение устройства после нескольких циклов сходится к установившемуся значению

$$U_{\text{вых}}^{\text{уст.}} = \frac{S}{S + \frac{\tau_2}{T_0}} \frac{\sum_{r=1}^{\ell} \left[ \bar{h}\left(\frac{rT}{\ell}\right) - \bar{h}\left(\frac{rT}{\ell} - \frac{T}{\ell}\right) \right]}{\bar{h}(T) - \bar{h}(0)}.$$

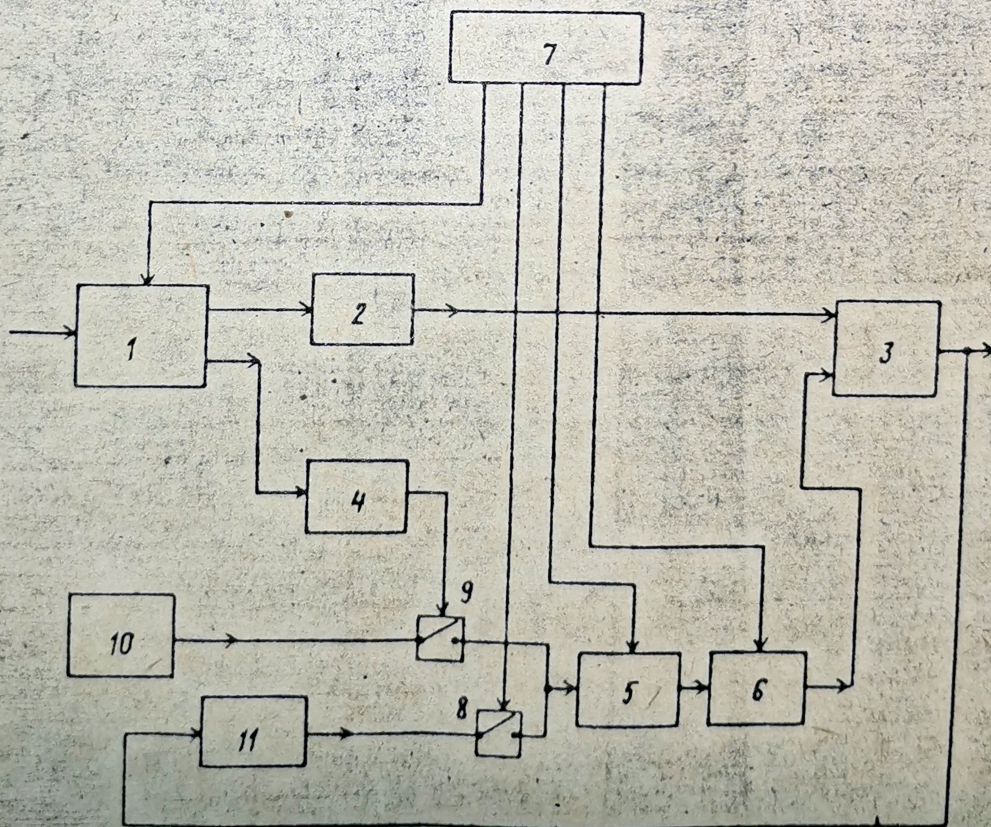
Таким образом, введение в состав устройства источника опорного тока, преобразователя напряжения в ток, двух ключевых элементов и организация с их помощью параллельного интегрирования токов, соответствующих опорному и выходному сигналам, позволяет в отличие от известного поддерживать напряжение накопительного конденсатора блока 5 в течение цикла на сравнительно низком уровне (данное напряжение в известном достигает 10 В, тогда как в предлагаемом устройстве эта величина на 1-2 порядка меньше). При этом соответственно уменьшается паразитный заряд, запасаемый в абсорбционной емкости, и, следовательно, составляющая погрешности линейности, обусловленная данным фактором.

Формула изобретения

Источник калиброванных напряжений, содержащий регистр памяти, первый выход которого через преобразователь код-напряжение подключен к первому входу аналогового сумматора, второй выход регистра памяти соединен со входом преобразователя кода во временной интеграл, последовательно соединенные первый и второй блоки интегрирования, причем вход синхронизации регистра памяти, вход первого блока интегрирования и вход управления второго блока интегрирования подключены к соответствующим выходам блока управления, а выход второго блока интегрирования соединен со вторым входом аналогового сумматора, и опорный элемент, отличающийся тем, что, с целью повышения линейности выходной характеристики, в него введены преобразователь напряжения в ток, два ключевых элемента, а

опорный элемент выполнен в виде источника опорного тока, причем вход преобразователя напряжения в ток соединен с выходной клеммой, а выход этого преобразователя и выход источника опорного тока через соответствующие первый и второй ключевой элемент подключены ко входу первого блока интегрирования, при этом управляющий вход второго ключевого элемента соединен с выходом преобразователя кода во временной интервал, а управляющий вход первого ключевого элемента подключен к дополнительному выходу блока управления.

Источники информации, принятые во внимание при экспертизе  
 1. Розенблат М.Г. и Михайлова Г.Х. Источники калиброванных напряжений. М., 1976, с. 188-190.  
 2. Авторское свидетельство СССР по заявке № 2744404/07, кл. G 05 F 1/44, 1979.



Фиг. 1