



СОЮЗ СОВЕТСКИХ
СОЦИАЛИСТИЧЕСКИХ
РЕСПУБЛИК

Бискупский
Андрей
(19) SU (11) 1046745 A

3(51) G 05 F 1/44

ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(21) 3457627/24-07

(22) 29.06.82

(46) 07.10.83. Бюл. № 37

(72) В.И.Губарь, Ю.В.Демченко
и И.Ю.Сергеев

(71) Киевский ордена Ленина политех-
нический институт им.50-летия Великой
Октябрьской социалистической револю-
ции

(53) 621.316.722.1(088.8)

(56) 1. Авторское свидетельство СССР
№ 792235, кл. G 05 F 1/44, 1978.

2. Авторское свидетельство СССР
№ 612218, кл. G 05 F 1/40, 1977.

(54) (57) КАЛИБРАТОР НАПРЯЖЕНИЯ ПЕРЕ-
МЕННОГО ТОКА, содержащий включенные
последовательно источник опорного на-
пряжения, первый ключ, первый интегратор
и первый аналоговый запоминающий
блок, а также последовательно вклю-
ченные второй ключ и линейный детек-
тор и узел управления, входом под-
ключенный к входу управления калибра-
тора, входу управления первого ключа
и одному из входов первого аналого-
вого запоминающего блока, о т л и -
ч а ю щ и й с я тем, что, с целью
повышения точности, в него введены
включенные последовательно третий

ключ, второй интегратор, второй ана-
логовый запоминающий блок, инвертор,
переключатель и четвертый ключ, а
также пятый ключ, регулирующий эле-
мент и логический блок управления,
причем второй вход переключателя со-
единен с входом инвертора, куда так-
же подключен вход пятого ключа, вы-
ход которого соединен с входом вто-
рого интегратора, вход регулирующего
элемента соединен с входным выводом
калибратора, выход - с выходным вы-
водом калибратора и входом линейного
детектора, а управляющий вход под-
ключен к выходу первого аналогового
запоминающего блока, при этом логи-
ческий блок управления подключен вхо-
дом к входному выводу калибратора,
управляющим входом к выходу узла уп-
равления, первым выходом к управляю-
щему входу переключателя, вторым и
третьим выходами к управляющим вхо-
дам второго и четвертого ключей соот-
ветственно, кроме того, узел управ-
ления подключен соответствующими вы-
ходами к управляющим входам третьего
и пятого ключей и к управляющему вхо-
ду второго аналогового запоминающего
блока, а выход второго ключа соединен
с входом первого интегратора.

(19) SU (11) 1046745 A

Изобретение относится к электротехнике, в частности к калибраторам напряжения, и может быть использовано при построении информационно-измерительных систем.

Известен калибратор напряжения, содержащий задающий генератор, регулируемый усилитель, два детектора, переключаемый аттенюатор, источник опорного напряжения, а также узел сравнения [1].

Наиболее близким к предлагаемому по технической сущности является калибратор напряжения переменного тока, содержащий включенные последовательно источник опорного напряжения, первый ключ, первый интегратор и первый аналоговый запоминающий блок, а также последовательно включенные второй ключ и линейный детектор и узел управления, входом подключенный к входу управления калибратора, входу управления первого ключа, и одному из входов первого аналогового запоминающего блока [2].

Однако известные устройства характеризуются недостаточно высокой точностью.

Цель изобретения - повышение точности калибратора напряжения переменного тока.

Поставленная цель достигается тем, что в калибратор напряжения переменного тока, содержащий включенные последовательно источник опорного напряжения, первый ключ, первый интегратор и первый аналоговый запоминающий блок, а также последовательно включенные второй ключ и линейный детектор и узел управления, входом подключенный к входу управления калибратора, входу управления первого ключа и одному из входов первого аналогового запоминающего блока, введены включенные последовательно третий ключ, второй интегратор, второй аналоговый запоминающий блок, инвертор, переключатель и четвертый ключ, а также пятый ключ, регулирующий элемент и логический блок управления, причем второй вход переключателя соединен с входом инвертора, куда также подключен вход пятого ключа, выход которого соединен с входом второго интегратора, вход регулирующего элемента соединен с входным выводом калибратора, выход - с выходным выводом калибратора и входом линейного детектора, а управляющий вход подключен к выходу

первого аналогового запоминающего блока, при этом логический блок управления подключен входом к входному выводу калибратора, управляющим входом к выходу узла управления, первым выходом к управляющему входу переключателя, вторым и третьим выходами к управляющим входам второго и четвертого ключей соответственно, кроме того узел управления подключен соответствующими выходами к управляющим входам третьего и пятого ключей и к управляющему входу второго аналогового запоминающего блока, а выход второго ключа соединен с входом первого интегратора.

На фиг.1 представлена структурная схема предлагаемого калибратора; на фиг.2 и 3 - временные диаграммы интервалов формирующихся импульсов; на фиг.4 - структурная схема узла управления; на фиг.5 - структурная схема логического блока управления.

Калибратор напряжения переменного тока содержит включенные последовательно источник 1 опорного напряжения, первый ключ 2, интегратор 3, аналоговый запоминающий блок 4, а также последовательно включенные второй ключ 5 и линейный детектор 6, узел 7 управления, подключенный к входу управления калибратора, первому ключу 2 и аналоговому запоминающему блоку 4, последовательно включенные третий ключ 8, второй интегратор 9, второй аналоговый запоминающий блок 10, инвертор 11, переключатель 12, второй вход которого подключен к входу инвертора, и четвертый ключ 13, выход которого подключен к входу первого интегратора 3, а также пятый ключ 14, подключенный к второму интегратору 9 и второму аналоговому запоминающему блоку 10, регулирующий элемент 15, на вход которого подается нестабилизированное переменное напряжение с входного калибратора, выход является выходным выводом калибратора напряжения и входом линейного детектора 6, а управляющий вход подключен к первому аналоговому запоминающему блоку 4, логический блок 16 управления, подключенный к узлу 7 управления, переключателю 12 и второму 5 и четвертому 13 ключам, на вход которого подается входное переменное напряжение, причем узел 7 управления подключен к третьему 8 и пятому 14 ключам и второму аналого-

вому запоминающему блоку 10, а второй ключ 5 подключен к первому интегратору 3.

В простейшем случае узел 7 управления (фиг. 4) преобразует входной код в последовательность интервалов T_1 , T_2 и T_3 . Узел содержит генератор 17 тактовых импульсов, счетчик 18 импульсов, подключенный к генератору 17 по схеме 19 сравнения кодов, два триггера 20 и 21, одновибратор 22 и логическую схему И 23. На счетном триггере 20 формируется интервал времени T_4 , длительность которого задается емкостью счетчика 18 импульсов и частотой генератора 17 тактовых импульсов. Интервал времени T_2 формируется логической схемой И 23 после окончания интервала T_1 , причем задний фронт импульса T_3 формируется по приходу сигнала со схемы 19 сравнения кодов.

Импульс выборки T_3 формируется одновибратором по заднему фронту импульса T_1 .

Логический блок 16 также может быть выполнен достаточно просто. Схема блока, реализующая систему уравнений для верхнего положения переключателя 12, приведена на фиг. 5. Входными сигналами являются импульсы T_1 , T_2 и T_3 , сформированные устройством управления, и входное переменное напряжение $U_{вх}$, которое поступает на вход формирователя 24, формирующего импульсы с периодом переменного напряжения. Передний фронт импульса T_4 формируется триггером 25 по переднему фронту T_2 , задний фронт - по окончанию текущего периода переменного напряжения. Условие формирования импульса T_5 реализуется на схеме ИЛИ-НЕ 26 и триггере 27. Импульс запуска узла управления формируется с помощью одновибратора 28 по окончании всех импульсов T_1 , T_2 , T_3 , T_4 и T_5 , момент которых определяется логической схемой ИЛИ-НЕ 29.

Все остальные блоки предлагаемого калибратора могут быть реализованы по любой известной схеме. Регулирующий элемент 15 представляет собой масштабный преобразователь, коэффициент передачи которого зависит от постоянного напряжения на его управляющем входе. Регулирующий элемент должен иметь монотонную непрерывную характеристику.

Узел 7 управления преобразует входной сигнал, в данном случае код,

в последовательность временных интервалов T_1 , T_2 , T_3 , управляющих соответственно ключами 2, 8 и 14 и аналоговыми запоминающими блоками 4 и 10. Импульсы T_3 являются для аналоговых запоминающих блоков 4 и 10 импульсами выборки, по приходу которых происходит запоминание выходных напряжений интеграторов 3 и 9 соответственно.

Положение переключателя 12 зависит от соотношения между периодом переменного напряжения T_0 и длительностью интервала времени T_2 . Нижнее положение переключателя 12 соответствует условию $T_0 < T_2 < 2T_0$. Для других значений периода стабилизируемого переменного напряжения переключатель 12 находится в верхнем положении и включает в цепь инвертор 11.

Логический блок 16 управления формирует импульс запуска T_6 для узла 7 управления и временные интервалы T_4 и T_5 для управления соответственно ключами 5 и 13, а также определяет положение переключателя 12. При этом (фиг. 2 и 3) для верхнего положения переключателя 12 должны выполняться логические условия

$$T_4 = T_2 \vee T_0; \quad (1)$$

$$T_5 = \bar{T}_2 \cdot T_0 \cdot \bar{T}_3; \quad (2)$$

$$T_6 = \bar{T}_1 \cdot \bar{T}_2 \cdot \bar{T}_3 \cdot \bar{T}_4 \cdot \bar{T}_5, \quad (3)$$

а для нижнего положения переключателя 12

$$T_4 = T_2 \cdot T_0; \quad (1)$$

$$T_5 = \bar{T}_2 \cdot T_0 \cdot \bar{T}_3; \quad (2)$$

$$T_6 = \bar{T}_1 \cdot \bar{T}_2 \cdot \bar{T}_3 \cdot \bar{T}_4 \cdot \bar{T}_5, \quad (3)$$

Начало T_2 синхронизируется с началом периода переменного напряжения. При этом в первом случае (фиг. 2) T_2 дополняется до конца ближайшего периода переменного напряжения

$$T_4 = (n+1) \cdot T_0. \quad (4)$$

Во втором случае (фиг. 3) T_2 формируется равным наибольшему количеству целых периодов, входящих в T_2

$$T_n = nT_0. \quad (4)$$

Калибратор работает циклично. Циклы задаются импульсами T_6 , синхронизирующими работу узла 7 управления. В каждом цикле оба интегратора 3 и 9 в течение времени T_1 интегрируют напряжение источника 1 опорного напряжения. В течение времени T_2 на вход второго интегратора 9 подается сигнал обратной связи с выхода второго аналогового запоминающего блока 10. По приходу импульса T_3 происходит выборка и запоминание выходных сигналов

интеграторов обоими аналоговыми запоминающими блоками 4 и 10. В течение времени T_4 , равном целому числу периодов переменного напряжения на вход первого интегратора подается сигнал обратной связи с выхода (линейного детектора 6.

Благодаря применению логического блока 16 в цепи обратной связи выполняется условие получения среднего выпрямленного значения переменного напряжения $T_4 = T_0$. Но T_4 отличается от управляющего сигнала T_2 , и фактически выходное напряжение определяется выражением

$$U_{\text{вых ср}} = \frac{U_{\text{оп}} T_1}{T_4}$$

вместо: $U_{\text{вых ср}} = \frac{U_{\text{оп}} T_1}{T_2}$.

$$\Delta U_{\text{вых ср}} = U_{\text{оп}} T_1 \left(\frac{1}{T_4} - \frac{1}{T_2} \right) = U_{\text{оп}} \frac{T_1}{T_2} \frac{T_2 - T_4}{T_4} \quad (5)$$

Для компенсации аддитивной погрешности (5) на входе интегратора 3 необходимо сформировать импульс амплитудой $U_{\text{оп}} \frac{T_1}{T_2}$ и длительностью

$$T_5 = |T_4 - T_2|, \quad (6)$$

причем полярность импульса зависит от положения переключателя 12. При этом вольт-секундная площадь корректирующего импульса усредняется за тот же промежуток времени T_4 .

Формирователь корректирующих импульсов состоит из формирователя корректирующего напряжения ($U_{\text{к}} = U_{\text{вых ср}} = U_{\text{оп}} T_1 / T_2$), собранного по схеме времяделительного потенциометра на блоках 1, 8, 9, 10 и 13, причем инвертор 11 включен из-за того, что напряжение на выходе аналогового запоминающего блока имеет знак, проти-

воположный $U_{\text{оп}}$. Ключ 13 открыт в течение времени T_5 .

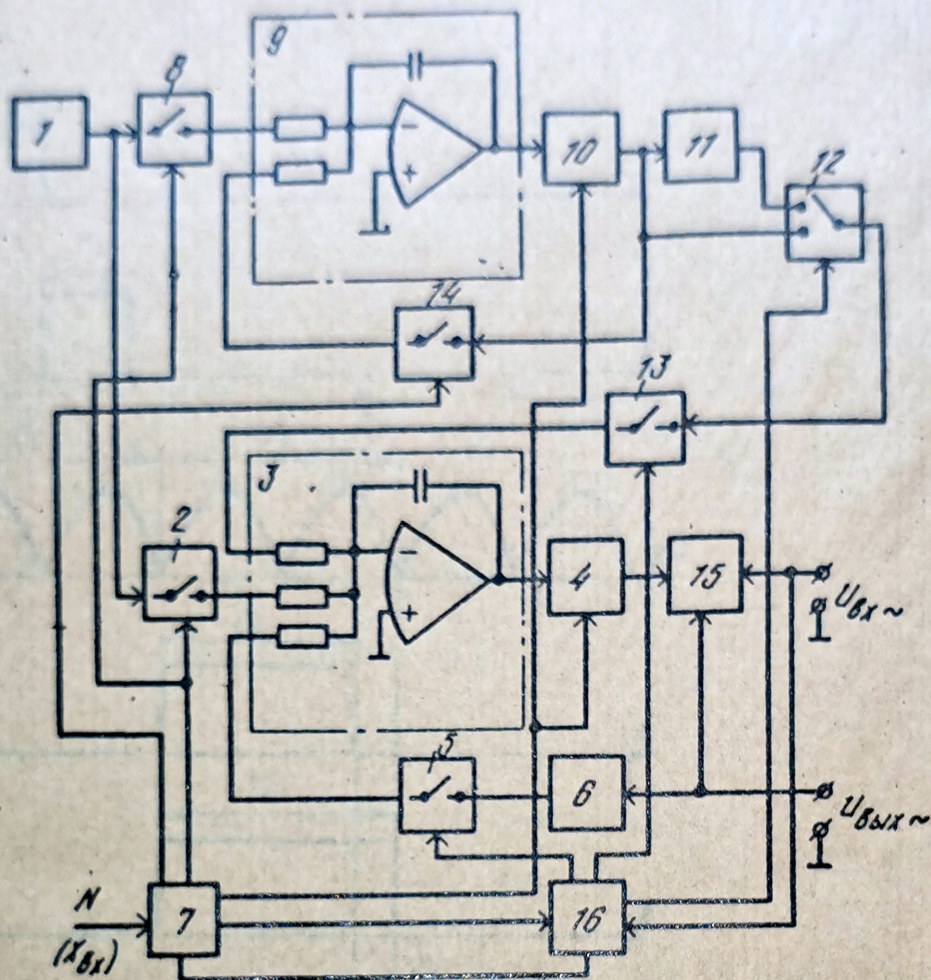
В установившемся режиме в схеме достигается равенство вольт-секундных площадей опорных и корректирующих импульсов и выпрямленного выходного переменного напряжения, что соответствует идеальному случаю.

Предлагаемое техническое решение позволяет формировать T_1 и T_2 независимо от частоты переменного напряжения, причем устройство особенно эффективно работает на низких и инфранизких частотах. Нижняя граница рабочих частот определяется в основном токами утечки интегратора 3 и может достигать при использовании операционного усилителя типа 140УД8 ($I_{\text{вх оу}} = 10 \text{ нА}$) 10^{-4} Гц. Погрешность от входного тока при этом составит

$$\gamma = \frac{J_{\text{вх оу}}}{J_{\text{вх инт}}} \approx 0,01\%$$

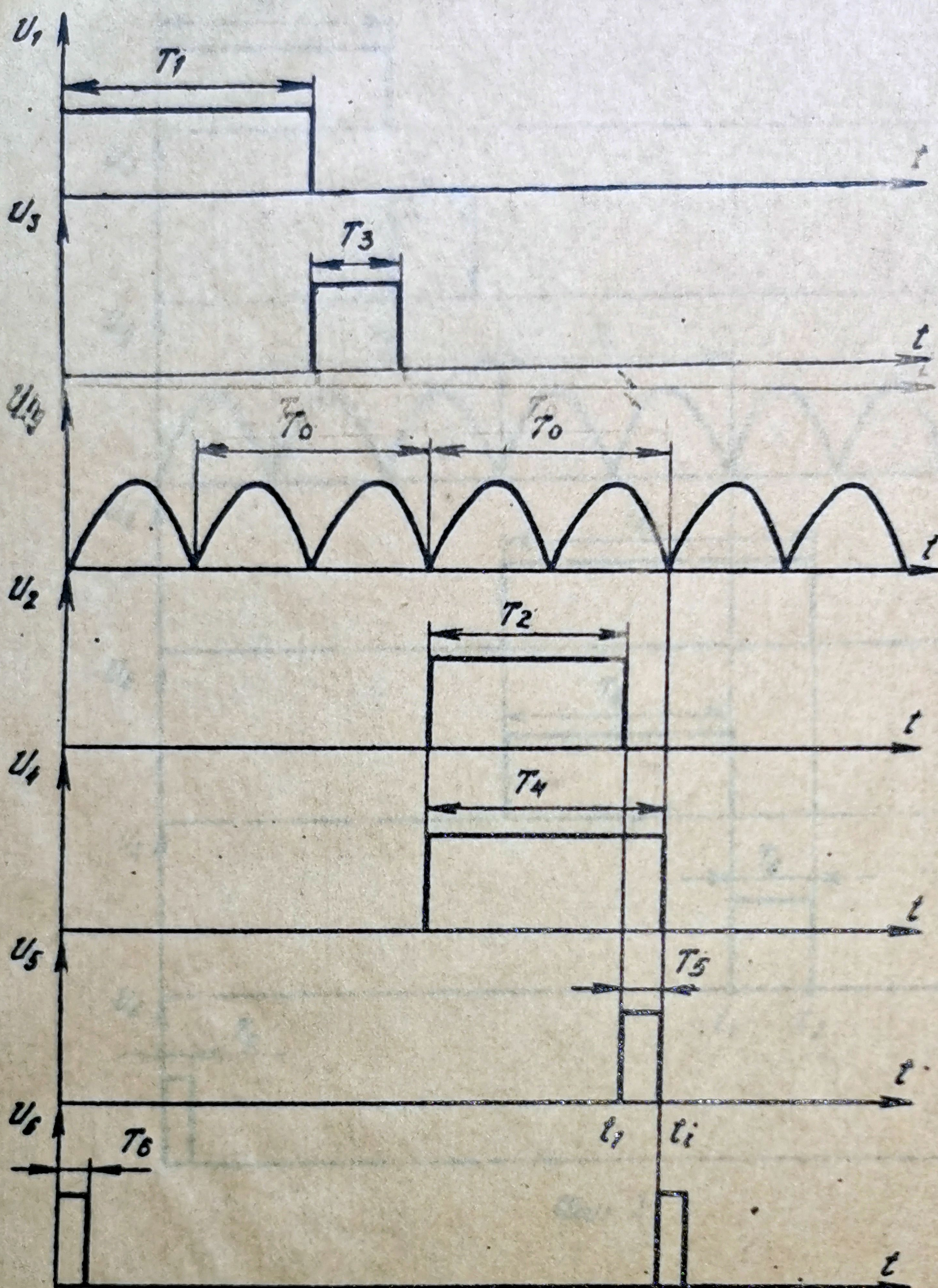
Введенные блоки позволяют поддерживать сходимость итерационного процесса оптимальной в широком диапазоне частот.

Таким образом, введение в состав калибратора напряжения третьего ключа, второго интегратора, второго аналогового запоминающего блока, инвертора, переключателя, четвертого ключа, регулирующего элемента и логической схемы управления, а также соответствующих связей позволяет повысить точность устройства, упростить узел управления и расширить рабочий диапазон частот. В результате значительно расширяется область применения калибратора, вследствие чего отпадает необходимость в разработке других калибраторов переменного напряжения и применении в устройстве более качественных элементов с большим динамическим диапазоном.

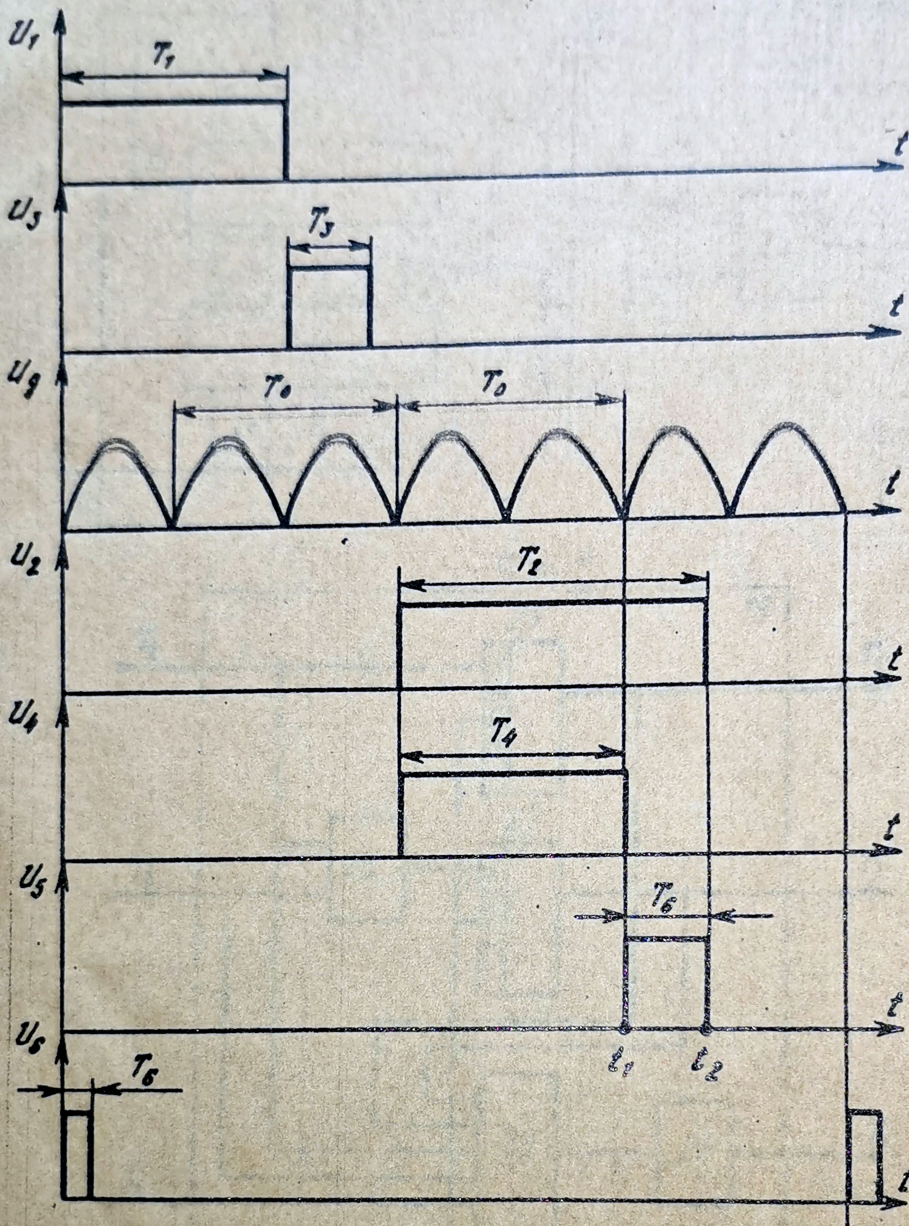


Фиг. 1

1046745

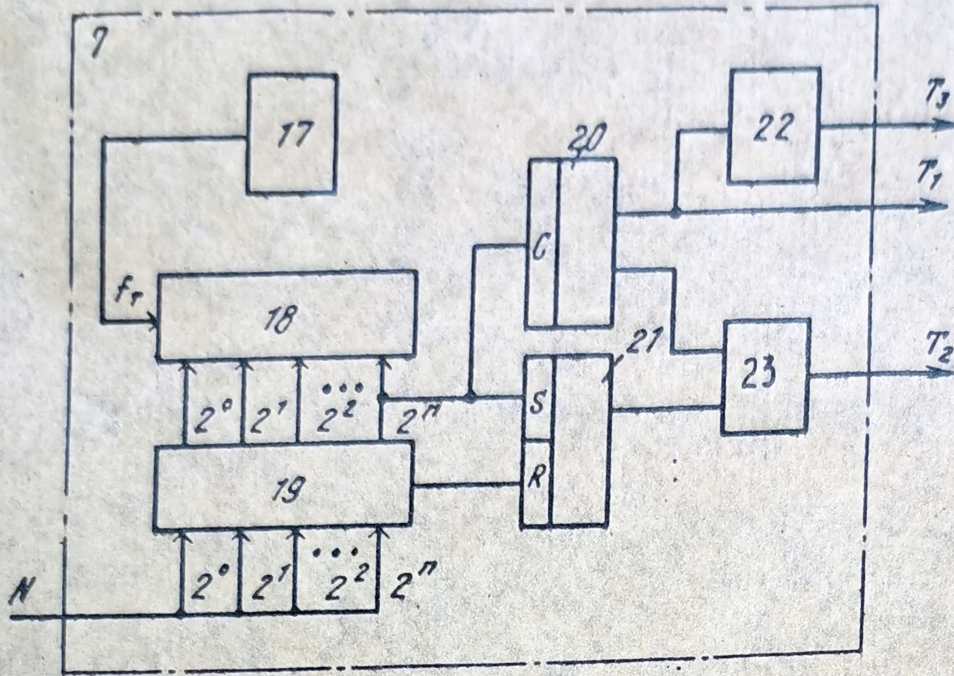


Фиг. 2

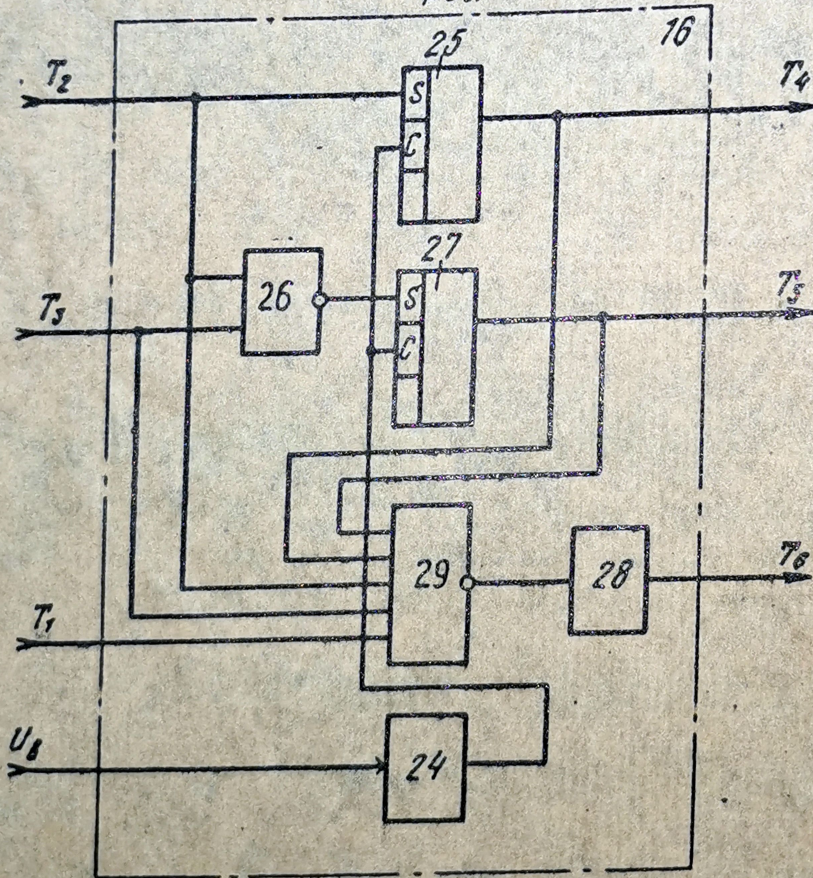


Фиг. 3

1046745



Фиг. 4



Фиг. 5

Редактор А.Огар Составитель С.Чернышева Техред И.Метелева Корректор О.Билак

Заказ 7730/47 Тираж 874 Подписное

ВНИИПИ Государственного комитета СССР
по делам изобретений и открытий

113035 Москва, М-35, Раушская наб., д. 4/5

Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4