

Союз Советских  
Социалистических  
Республик



Государственный комитет  
СССР  
по делам изобретений  
и открытий

О П И С А Н И Е  
ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11) 866551

(81) Дополнительное к авт. свид-ву

(22) Заявлено 06.07.79 (21) 2790991/24-07

с присоединением заявки №

(23) Приоритет —

Опубликовано 23.09.81. Бюллетень № 35

Дата опубликования описания 23.09.81

(51) М. Кл.

G 05 F 1/56

(53) УДК 621.316.722  
.1(088.8)

(72) Авторы  
изобретения

О. А. Прудников и С. Ф. Попов

(71) Заявитель

(54) ПРОГРАММИРУЕМЫЙ ВЫСОКОВОЛЬТНЫЙ СТАБИЛИЗАТОР  
ПОСТОЯННОГО НАПРЯЖЕНИЯ

Изобретение относится к электротехнике, в частности к стабилизированным источникам питания и может быть использовано в приборах для проверки цифровых вольтметров, а также в устройствах электропитания радиоаппаратуры.

Известны высоковольтные стабилизаторы напряжения на транзисторах, содержащие сравнивающий узел, усилитель ошибки в цепи обратной связи и регулирующий элемент из последовательно включенных транзисторов.

Для обеспечения линейной работы всех транзисторов регулирующего элемента и равномерного распределения на них входного напряжения, базы транзисторов подключены к делителю напряжения, включенному параллельно регулируемому элементу. Делитель рассчитывается таким образом, чтобы в режиме минимального входного и максимального выходного напряжения стабилизатора ток, протекающий через него, был намного больше максимального тока базы последовательно включенных регулирующих транзисторов [1].

Недостатками этих стабилизаторов являются низкий коэффициент полезного действия из-за

работы последовательно включенных транзисторов регулирующего элемента в линейном режиме и большой мощности, рассеиваемой в делителе питания базовых цепей регулирующих транзисторов; низкая надежность из-за большого количества транзисторов в регулирующем элементе и неравномерности распределения напряжения между ними при изменении в широком диапазоне токов нагрузки и выходного напряжения стабилизатора; узкий диапазон токов нагрузки из-за шунтирования регулирующего элемента делителем.

Известен стабилизатор напряжения на транзисторах, который содержит сравнивающий узел, усилитель ошибки в цепи обратной связи, регулирующий элемент из трех последовательно включенных транзисторов и дополнительный источник питания базовых цепей регулирующих транзисторов [2].

В этом стабилизаторе ток баз регулирующих транзисторов протекают каждый по своей цепи и не влияют друг на друга, что позволяет более точно распределить входное напряжение на регулирующих транзисторах. Кроме

того, подобная схема позволяет несколько увеличить КПД стабилизатора при уменьшении входного напряжения, так как регулирующие транзисторы, начиная с первого от выпрямителя, будут по очереди входить в режим насыщения. При изменении выходного напряжения от нуля до максимального значения в широком диапазоне токов нагрузки коэффициент полезного действия стабилизатора будет низок из-за того, что величина напряжения дополнительного источника фактически будет равна величине основного источника и вся мощность, при минимальном выходном напряжении стабилизатора, будет рассеиваться на регулирующих транзисторах или стабилитронах, включенных параллельно им.

Наиболее близким по технической сущности к предлагаемому является программируемый высоковольтный стабилизатор постоянного напряжения, содержащий регулирующий транзистор, эмиттер которого подключен к одной из выходных клемм стабилизатора, и цепь обратной связи, состоящую из сравнивающего узла и усилителя сигнала рассогласования, причем вход сравнивающего узла подключен к выходным выводам стабилизатора, а выход - ко входу усилителя сигнала рассогласования, выходом соединенного с базой регулирующего транзистора [3].

Недостатками известного стабилизатора являются низкое быстродействие при переходе от максимального выходного напряжения стабилизатора к нулевому из-за разряда фильтрующей емкости через транзисторный регулирующий элемент, а точнее через защитный стабилитрон, обязательно включенный параллельно транзистору, и нагрузку. Таким образом, на нагрузке будет присутствовать излишнее напряжение в течение времени разряда фильтрующего конденсатора через сопротивление нагрузки. При минимальном напряжении на выходе стабилизатора, ток нагрузки от высоковольтного выпрямителя проходит через стабилитроны и вся избыточная мощность рассеивается на всех стабилитронах и КПД устройства получается сравнительно низким.

Цель изобретения - увеличение быстродействия и повышение КПД программируемого высоковольтного стабилизатора постоянного напряжения.

Поставленная цель достигается тем, что в программируемый высоковольтный стабилизатор постоянного напряжения введено  $N$  последовательно соединенных управляемых источников напряжения, включенных между второй выходной клеммой стабилизатора и одним из выводов для подключения источника входного питающего напряжения, а другой вывод для подключения этого же источника соединен с

коллектором регулирующего транзистора, при этом каждый из указанных управляемых источников напряжения состоит из параллельно включенных резистора, диода, включенного в прямом с током нагрузки направлении, и выпрямителя с последовательно соединенным транзистором, базой, подключенным через вновь введенный пороговый элемент к эмиттеру предыдущего транзистора, начиная с регулирующего.

На чертеже представлена функциональная схема программируемого высоковольтного стабилизатора постоянного напряжения.

Стабилизатор содержит сравнивающий узел 1, состоящий из программируемого источника опорного напряжения и делителя напряжения. Сравнивающий узел включен между выходными клеммами стабилизатора. Усилитель сигнала рассогласования 2 в цепи обратной связи, вход которого подключен к сравнивающему узлу 1, а выход - к базе регулирующего транзистора 3, эмиттер которого соединен с одной из выходных клемм стабилизатора. К коллектору регулирующего транзистора 3 подключен вывод для подключения источника 4 входного питающего напряжения, а между вторым его выводом и другой выходной клеммой стабилизатора включено  $N$  последовательно соединенных управляемых источников напряжения, каждый из которых состоит из параллельно включенных транзистора  $5 \dots 5_N$  с последовательно включенным выпрямителем  $6 \dots 6_N$ , резистора  $7 \dots 7_N$ , и диода  $8 \dots 8_N$ , включенного в прямом с током нагрузки направлении, а базы транзисторов  $5 \dots 5_N$  через пороговый элемент  $9 \dots 9_N$  соединены с эмиттером предыдущего транзистора, начиная от регулирующего транзистора.

Стабилизатор работает следующим образом.

При увеличении сигнала с перестраиваемого источника опорного напряжения сравнивающего узла 1, усиливаемого усилителем 2, регулирующий транзистор 3 открывается и выходное напряжение стабилизатора увеличивается. Ток нагрузки от положительного полюса источника 4 через регулирующий транзистор 3, нагрузку, подключаемую к выходным клеммам стабилизатора и диоды  $8 \dots 8_N$  замыкается на отрицательный полюс источника 4. При этом все транзисторы  $5 \dots 5_N$  закрыты. По мере открывания регулирующего транзистора 3 увеличивается напряжение на пороговом элементе 9. При достижении порога открытия, транзистор 5 открывается и к выходному напряжению стабилизатора добавляется напряжение от выпрямителя 6, при этом регулирующий транзистор 3 может быть полностью открыт, а регулировку и стабилизацию выходного напряжения осуществляет транзистор 5. Таким образом, при регулировании уровня сигнала с перестраиваемого источника

опорного напряжения меняется выходное напряжение стабилизатора путем последовательного подключения или отключения выпрямителей  $6...6_N$ , через транзисторы  $5...5_N$ , один из которых находится в линейном регулирующем режиме, предыдущий в открытом состоянии, а последующий в закрытом. Наибольшую мощность рассеивает только один из всех  $N$  транзисторов, так как мощности на открытых и закрытых транзисторах незначительны, что позволяет увеличить КПД высоковольтного источника. Быстродействие подключения источников определяется временем включения и отключения транзисторов  $5...5_N$ . Резисторы  $7...7_N$  служат для обеспечения активного режима транзисторов  $5...5_N$ , что обеспечивает их работоспособность при нулевой нагрузке.

Предлагаемая схема последовательного подключения нескольких источников напряжения выгодно отличает программируемый высоковольтный стабилизатор постоянного напряжения от известного резким увеличением быстродействия высоковольтного стабилизатора и повышением его КПД.

Перечисленные выше преимущества позволяют расширить сферу применения высоковольтного стабилизатора и использовать его не только для программируемых приборов, но и для построения высоковольтных стабилизаторов с использованием низковольтных элементов в различных областях электро- и радиотехники.

#### Ф о р м у л а и з о б р е т е н и я

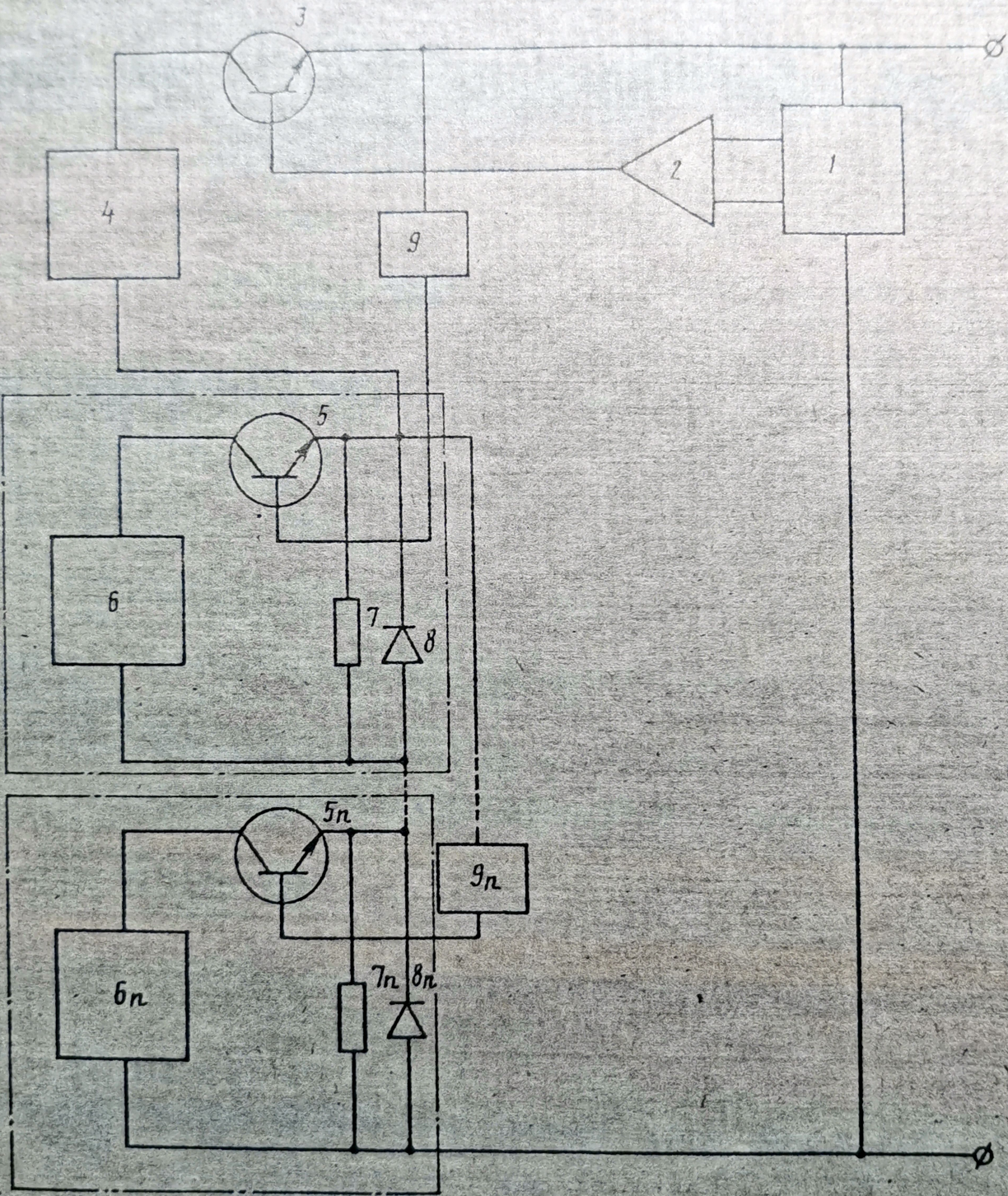
Программируемый высоковольтный стабилизатор постоянного напряжения, содержащий ре-

гулирующий транзистор, эмиттер которого подключен к одной из выходных клемм стабилизатора, и цепь обратной связи, состоящую из сравнивающего узла и усилителя сигнала рассогласования, причем вход сравнивающего узла подключен к выходным выводам стабилизатора, а выход - ко входу усилителя сигнала рассогласования, выходом соединенного с базой регулирующего транзистора, о т л я ч а ю щ и й с я тем, что, с целью повышения быстродействия и КПД стабилизатора, в него введено  $N$  последовательно соединенных управляемых источников напряжения, включенных между второй выходной клеммой стабилизатора и одним из выводов для подключения источника входного питающего напряжения, а другой вывод для подключения этого же источника соединен с коллектором регулирующего транзистора, при этом каждый из указанных управляемых источников напряжения состоит из параллельно включенных резистора, диода, включенного в прямом с током направлении, и выпрямителя с последовательно соединенным транзистором, базой, подключенным через вновь введенный пороговый элемент к эмиттеру предыдущего транзистора, начиная с регулирующего.

Источники информации,

принятые во внимание при экспертизе

1. Источники электропитания на полупроводниковых приборах. Проектирование и расчет. Под ред. Додика С. Д. и Гальперина Е. И. М., "Сов.радио", 1969, с. 347.
2. "Обмен опытом в радиопромышленности", 1976, № 1, с. 50.
3. Авторское свидетельство СССР № 610090, кл. G 05 F 1/56. 1978.



Редактор Г. Волкова

Составитель С. Ситко

Техред М. Рейвес

Корректор Г. Назарова

Заказ 8078/71

Тираж 943

Подписное

ВНИИПИ Государственного комитета СССР  
по делам изобретений и открытий  
113035, Москва, Ж-35, Раушская наб., д. 4/5