

# 저전력 애플리케이션의 저 $I_Q$ 문제점 극복



## **Keith Kunz**

Distinguished Member Technical Staff  
Design Engineer & Technologist, Linear Power

## **Stefan Reithmaier**

Distinguished Member Technical Staff  
Analog Design Manager, Boost & Multi Channel/Phase DCDC

**TI POWER**

# 오늘날 초저전력 전자 제품의 설계자들은 더 높은 성능과 더 긴 배터리 수명 사이에서 끊임없는 절충을 반복합니다. 배터리 용량이 개선되었음에도 불구하고 근본적인 문제는 여전히 남아 있습니다. 더 오랜 시간 동안 더 높은 성능을 달성할 수 있는 방법은 무엇인가.

## 한눈에 보기

이 기술백서에서는 정동작 전류(I<sub>Q</sub>)를 줄이기 위한 필요성과 관련 문제 및 해결책에 대해 살펴봅니다.



1

### I<sub>Q</sub>란?

I<sub>Q</sub>는 무부하 정동작 전류이며, 듀티 사이클 저전력 시스템에서 극복해야 할 가장 중요한 병목 현상입니다. 저 I<sub>Q</sub>는 배터리 수명을 향상시킵니다.



2

### 저 I<sub>Q</sub>가 새로운 과제를 만드는 이유

I<sub>Q</sub>를 줄이면 과도 잡음 성능, 다이 패키지 영역 및 출력 전력 범위에서 장단점이 발생합니다.



3

### 저 I<sub>Q</sub> 장애물을 무너뜨리는 방법

성능이나 영역에 영향을 주지 않고 I<sub>Q</sub>를 수십 년 단축하려면 실리콘 기술과 회로 기법에 대한 재검토가 필요합니다.

정동작 전류 최소화(I<sub>Q</sub>)는 전력 소비를 줄이고 배터리 수명을 관리하는 핵심 요소입니다. 사물 인터넷(IoT) 센서 노드는 배터리 수명을 연장하기 위해 I<sub>Q</sub>를 최소화하는 것이 중요한 이유를 가장 잘 보여줍니다. 예를 들어 **그림 1**에 표시된 저전력 IoT 애플리케이션에서 SimpleLink™ MCU는 Bluetooth®, Wi-Fi® 연결 또는 모두를 통해 도어 잠금을 제어합니다.

**그림 2**에서 보듯이 이러한 유형의 시스템은 대부분의 시간 (>99%)을 대기 모드에서 보내기 때문에, 대기 모드 또는 절전 모드의 I<sub>Q</sub>가 배터리 수명에 대한 제한 요인이 되는 경향이 있습니다. 저 I<sub>Q</sub> 전력 관리 블록을 신중하게 최적화하면 배터리 수명을 2년에서 5년 이상으로 늘릴 수 있습니다.

대기 I<sub>Q</sub>는 오랫동안 문제가 되어 왔지만, 그동안 해결책은 한정된 수의 저전력 시스템으로 제한되었습니다. 최근의 획기적인 발전으로 DC/DC 변환기, 전원 스위치, LDO(저손실 레귤레이터) 및 슈퍼바이저와 같은 전력 관리 블록의 I<sub>Q</sub>가 감소하여 산업용 계량기 애플리케이션, 차량용 센서 및 개인용 웨어러블과 같은 최종 장비로 이러한 블록의 사용이 확대되었습니다.

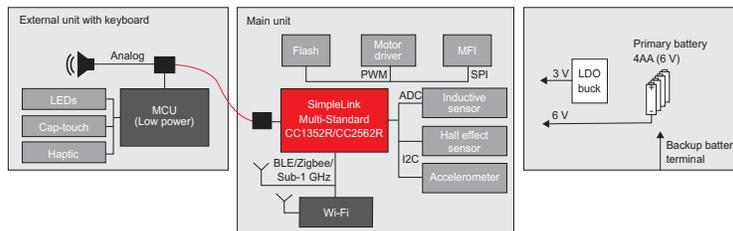


그림 1. 스마트 e-lock 블록 다이어그램

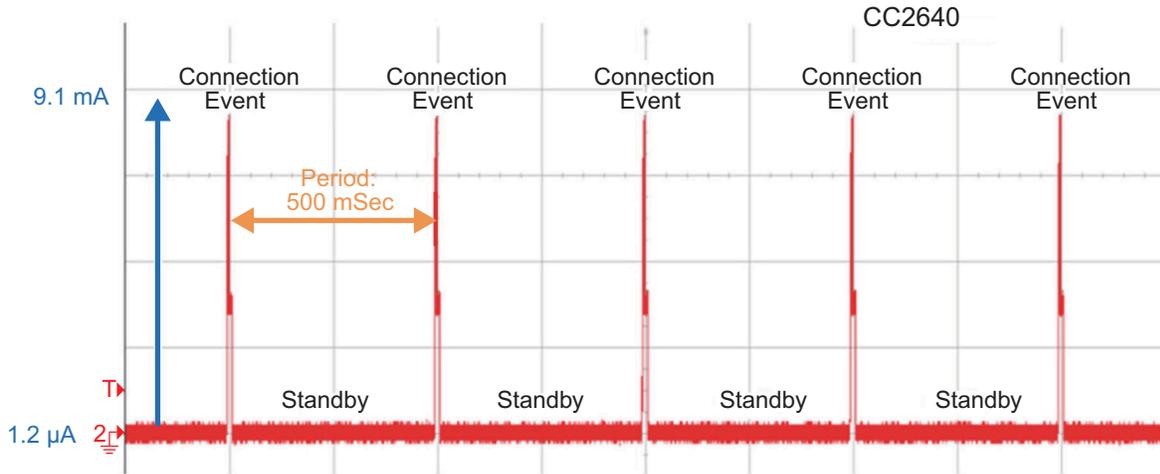


그림 2. 스마트 e-lock의 시간 경과에 따른 전류 소비

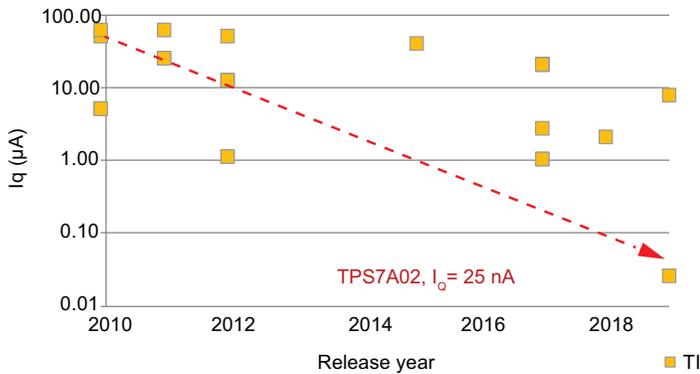


그림 3. 시간에 따른 5V LDO I<sub>Q</sub>

그림 3에서 알 수 있듯이, 5-V LDO의 I<sub>Q</sub>는 지난 10년 동안 3년마다 약 90%씩 감소했습니다. 회로 개선과 최적화된 프로세스 기술을 통해 솔루션 영역을 줄이고 과도 잡음 성능을 개선하는 동시에 I<sub>Q</sub>를 줄일 수 있었습니다.

### I<sub>Q</sub>의 기여 요소

I<sub>Q</sub>는 집적회로(IC)가 활성화되어 있지만 외부 부하 전류를 스위칭하거나 지원하지 않을 때 사용되는 전류의 양입니다. 섯다운 전류(I<sub>SHDN</sub>)는 장치가 비활성화되었을 때 공급 장치에서 유입되는 전류입니다.

전력 레귤레이터와 같은 상시 가동 기능의 I<sub>Q</sub>는 대기 시간이 긴 시스템의 전체 I<sub>Q</sub>에 기여합니다. 전력 레귤레이터 자체 내부에는 전압 레퍼런스, 오류 증폭기, 출력 분압기 및 보호 회로 모두 자체 작동 전류가 있습니다.

배터리 또는 전원 공급 장치에서 유입된 총 I<sub>Q</sub>를 확인하려면 커패시터, 저항 및 인덕터의 상시 가동 기능과 누출 소스를 고려해야 합니다.

스위칭 컨버터의 I<sub>Q</sub>에 대해, 우리는 몇 가지 구별을 해야 합니다. 스위칭 컨버터에는 일반적으로 더 긴 비스위칭 기간을 사용할 수 있는 절전 모드가 포함되어 있어 평균 I<sub>Q</sub>를 줄일 수 있습니다. 그러나 I<sub>Q</sub>에는 그림 4의 부스트 컨버터의 예처럼 전압 출력(V<sub>OUT</sub>)에서 유입된 전류의 스위칭 전류 또는 효율 구성 요소가 포함되지 않기 때문에, 방정식 1을 사용하여 다음과 같은 거의 모든 레귤레이터에 대한 입력 기준 무부하 작동 전류의 상위 집합을 계산할 수 있습니다.

$$I_{I(standby)} = I_Q(V_{in}) + I_{Leakage}(V_{in}) + \frac{V_{out}}{V_{in} \times \eta_1} \times [I_Q(V_{OUT}) + I_{FB} + I_{LOAD}] \quad (1)$$

전류 및 전압은 그림 4에 설명되어 있습니다. 여기서 각 항목의 의미는 다음과 같습니다.

- I<sub>Q</sub>(V<sub>IN</sub>)는 V<sub>IN</sub> 기준 I<sub>Q</sub>(IC 데이터 시트 값)입니다.
- I<sub>Leakage</sub>(V<sub>IN</sub>)는 커패시터, 인덕터, 다이오드 또는 스위치에서 V<sub>IN</sub> 핀에 유입된 누출입니다.
- V<sub>OUT</sub>은 출력 전압입니다.
- V<sub>IN</sub>은 배터리 전압(LDO, 부스트 또는 벅부스트 컨버터에 대한 입력 전압)입니다.
- η<sub>1</sub>은 컨버터가 스위칭 중일 때의 DC/DC 효율입니다.
- I<sub>Q</sub>(V<sub>OUT</sub>)는 스위칭 컨버터의 V<sub>OUT</sub> 핀에 유입된 I<sub>Q</sub>입니다. LDO의 경우, I<sub>Q</sub>(V<sub>OUT</sub>) = 0입니다.
- I<sub>FB</sub>는 해당되는 경우 피드백 저항 분할기의 전류입니다.
- I<sub>Load</sub>는 대기 모드에서 V<sub>OUT</sub>에 존재할 수 있는 부하 전류입니다.

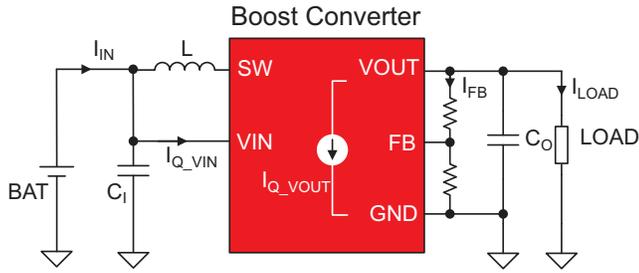


그림4. 부스트 컨버터 시스템의 전류.

배터리 용량을 알고 있고 입력 기준 대기 전류를 계산한 경우 **방정식 2**는 대기 모드에서 듀티 사이클이 매우 높은 저전력 시스템의 배터리 수명을 다음과 같이 추정합니다.

$$Battery\ Lifetime = \frac{Battery\ Capacity}{I_{(standby)} + I_{Battery\ leakage}} \quad (2)$$

예를 들어 대기 전류가 1.2μA인 듀티 사이클 시스템의 배터리는 100mAh 코인 셀 배터리에서 8.7년까지 지속될 수 있습니다.

## 저 I<sub>Q</sub>가 또다른 어려움으로 이어지는 이유

I<sub>Q</sub>를 줄이는 것이 어려운 이유 중 몇 가지를 살펴보겠습니다.

### 과도 응답

전원 공급 장치 정확도는 종종 과도 응답에 의해 제한되는데, 이는 최대 전압 강하, 정착 시간 및 전압 오류 적분이 특징입니다(그림 5).

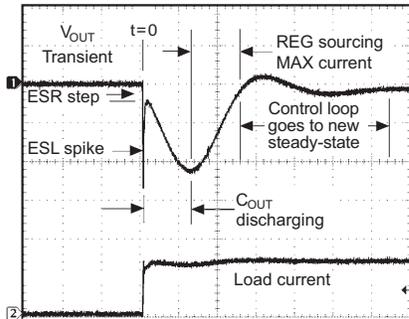


그림5. 과도 출력 전압.

응답 시간은 부하 전류 또는 공급 전압에 급격한 변화가 발생한 후 전원 장치가 목표 출력 전압으로 다시 조절하는 속도를 측정합니다. 응답 시간은 변화에 반응하는 지연 시간, 디프 또는 오버슈트로부터의 복구 시간, 정착 시간의 세 단계로 구성됩니다.

저 I<sub>Q</sub> 장치는 내부 기생 커패시터를 상대적으로 전류가 낮은 새 작동 지점으로 충전해야 하므로 응답 시간이 길어집니다. 일반적으로 최악의 경우는 무부하 상태에서 최대 허용 부하 전류까지의 단계입니다. 이러한 경우에는 전원이 비활성화되거나 감소되어 추가적인 지연을 일으키는 회로를 다시 활성화해야 합니다.

더 중요한 것은, 정착 시간 자체가 감소된 바이어스 조건의 영향을 받는다는 것입니다. 기존의 차동 입력 단계의 경우 계인은 바이어스 전류에 따라 선형적으로 감소하며, 이로 인해 대역폭이 감소하고 정착 시간이 증가합니다.

성능 지수(FOM)를 계산하면 설계자가 전력 레귤레이터의 전반적인 성능을 판단하는 데 도움이 됩니다. **방정식 3**은 과도 응답 디프 FOM을 계산하고 변환기의 최대 출력 전류, 부하 전류 단계(ΔI<sub>O</sub>), 유도된 전압 강하(ΔV<sub>O</sub>) 및 출력 커패시터(C<sub>O</sub>)로 I<sub>Q</sub>를 정규화합니다. **그림 6**은 5V 벅 부스트 컨버터에 대한 FOM이 시간에 따라 어떻게 변화하는지 보여줍니다. FOM이 작을수록 레귤레이터의 성능이 개선됩니다.

$$transient\ response\ dip\ FOM = \frac{I_Q \cdot \Delta V \cdot C_O}{I_{O\_MAX} \cdot \Delta I_O} \quad (3)$$

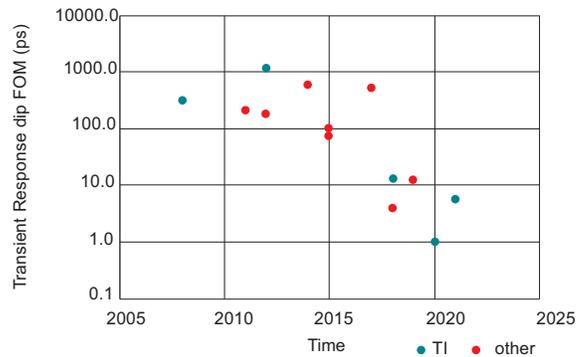


그림6. 5V 벅 부스트 컨버터의 시간 경과에 따른 과도 응답 디프 FOM.

### 리플

저 I<sub>Q</sub>를 활성화하는 또 다른 방법은 부하 전류에 따라 다른 절전 모드로 전환하는 것입니다. 이러한 모드 간의 전환은 일반적으로 자동으로 이루어지지만 구현과 성능은 크게 다릅니다. 여기서 두 가지 문제는 전환 중 절전 모드와 출력 전압 정확도 간의 전압 리플입니다. 일반적으로 각 절전 모드에서 작동 조건(예: 오류 증폭기)은 다르기 때문에, 다른 작동 지점에 대한 조정에 필요한 전환 시간은 출력 전압에서 직접 오류를 초래할 수 있습니다. 또한 비교기 지연은

낮은 바이어싱 전류에서 더 길어지며, 잠재적으로 전압 임계값과 제로 전류 감지 모두에 부정확성을 유발하여 출력 전압 리플이 더 높아질 수 있습니다.

## 잡음

저  $I_Q$  바이어싱에 수반되는 증폭기의 자체 잡음이 증가하는 것도 극복해야 할 장애물입니다. LDO에서 가장 많은 잡음을 일으키는 것으로 표시된 **그림 7**의 내부 블록은 레퍼런스 시스템(밴드 갭), 오류 증폭기 및 출력 전압을 확장하는 저항 분할기입니다. **그림 8**은 일반적인 잡음 프로파일과 주파수 관계를 보여줍니다. 이러한 블록에서 생성되는 두 가지 주요 잡음 유형은 다음과 같습니다.

- 열 잡음(4kTR 잡음이라고도 함)은 사용되는 저항과 선형적으로 비례하기 때문에 초저  $I_Q$  설계의 경우 특히 중요합니다. 오류 증폭기 및 레퍼런스 블록에 사용되는 저항 분할 바이어스 전류와 저항 분할기에 사용되는 저항은 모두 1kHz 이상의 주파수에서 열 잡음의 주요 원인입니다.
- 플리커 잡음(1/f 잡음이라고도 함)은 레퍼런스 시스템과 오류 증폭기에서 차동 쌍의 크기를 증가시켜 완화할 수 있는 100Hz 미만의 저주파 잡음입니다. 그러나 이렇게 큰 크기 조정은 나노 전력 설계에 장애물이 됩니다. 나노 전력 설계는 자가 유발 누출을 증가시키고 정전 용량을 추가하여 응답 시간이 느려지기 때문입니다.

주어진  $I_Q$ 에 대한 결과 잡음을 평가하는 간단한 방법은 해당 주파수 범위의 통합 잡음과 관심 작동 지점의  $I_Q$ 를 곱하는 것입니다. 일반적으로 장치 데이터 시트에서 두 숫자를 모두 찾을 수 있습니다.

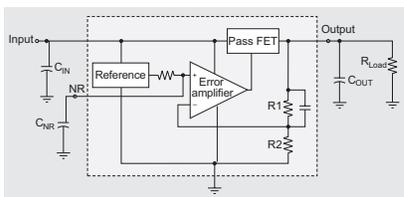


그림 7. 간소화된 LDO 블록 다이어그램

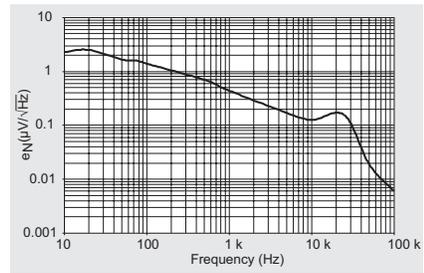


그림 8. 스펙트럼 잡음 밀도 예.

## 다이 크기 및 솔루션 영역

$I_Q$  감소는 또한 더 큰 패시브 또는 IC 패키지 크기에 필요한 보드 면적이 증가하는 결과를 초래할 수 있습니다. LDO와 DC/DC 변환기 모두를 위한 대용량 커패시터와 같은 더 큰 외부 패시브는 나노 전력 장치에서 일반적으로 사용되며, 보통 더 낮은 과도 성능을 보상하는 데 사용됩니다. 패키지 영역이 클수록 다이 영역이 커질 수 있습니다.

1 $\mu$ A 미만인  $I_Q$ 로 다이 분해를 육안으로 검사하는 경우 저항기와 커패시터는 내부 비전계 효과 트랜지스터(FET) 다이 영역의 20% 이상을 차지합니다.  $I_Q$  영역 문제를 해결하기 위한 여러 솔루션이 있지만, 시중에서 가장 적합한 솔루션을 걸러내는 쉬운 방법은 다음과 같은 간단한 FOM을 적용하는 것입니다.  $I_Q$ 에 가장 작은 패키지 영역을 곱합니다. 데이터 시트에서 관련 정보를 가져와 FOM에 액세스할 수 있습니다. 제공되는 가장 작은 패키지를 보면 더 작은 다이 영역에 대한 단서를 얻을 수 있습니다.

$I_Q$ 가 가장 낮고 가장 작은 패키지를 모두 사용할 수 있는 장치를 선택하는 것은 일반적으로  $I_Q$  영역 효율성이 좋다는 것을 의미합니다.

## 누출 및 하위 임계값 작동

나노 전력 프로세스의 목표는  $I_Q$  감소보다 속도와 게이트 밀도를 우선하는 고성능 딥 서브미크론 기술의 목표와 상충될 수 있습니다. 프로세스 기술은 다양할 수 있지만 누출의 대부분은 대형 디지털 회로, 메모리 및 고출력 FET에서 발생합니다. 상시 가동 회로의 정확도는 저항기 및 커패시터와 같은 구성 요소의 제어 가능성과 트랜지스터 간의 불일치로 제한되는 경향이 있습니다. 상시 가동 회로의 누출과 제어를 해결할 올바른 구성 요소를 갖추지 못하면 온도 전반에 걸쳐 큰 전형적인 최악  $I_Q$  및  $I_{SHDN}$  비율로 나타납니다. 적절한 구성 요소를 갖춘 전용 저전력 프로세스 기술을 통해 확실한 제조 이점을 얻을 수 있습니다.

한 가지 근본적인 과제는 하위 임계값 영역에 바이어스된 구성 요소를 안정적으로 작동하는 것입니다. 한 가지 일반적인 문제는 무작위 임계 전압( $V_T$ ) 불일치 증가입니다. **그림 9a**는 트랜지스터 에지의 얇은 트랜치 격리(STI)에서 산화물이 얇아져 무작위 불일치를 증가시키는 메커니즘(문헌으로 보고됨)을 보여줍니다. **그림 9b**에서 볼 수 있는 이 병렬 저  $V_T$  에지 트랜지스터는 트랜지스터의  $V_T$ 를 의도적으로 왜곡하여 차동 쌍 및 전류 미러와 같은 가장 기본적인 아날로그 회로에 대해 훨씬 더 높은 무작위 불일치를 초래합니다. 이러한 불일치는 전체 온도 범위에서 출력 전압 또는 모드 제어 정확도를 저하시킬 수 있으며, 데이터 시트에서 명확히 관찰할 수 있습니다.

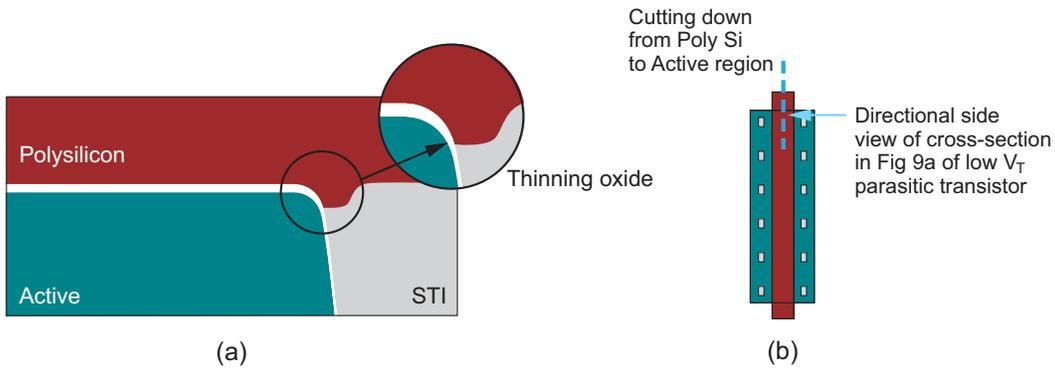
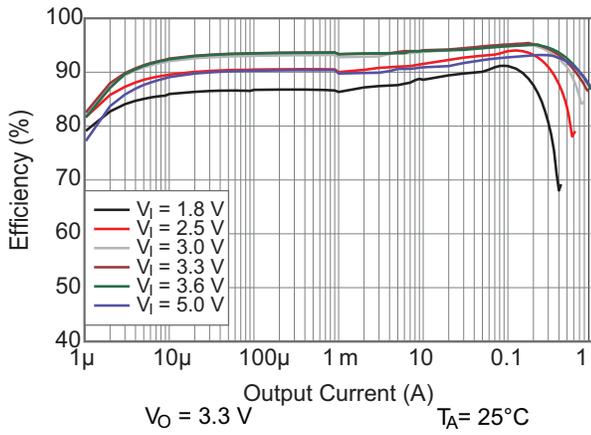


그림9. 2D 단면(a) 및 레이아웃 뷰(b)의 산화물 박리 유도 기생 저  $V_T$ .

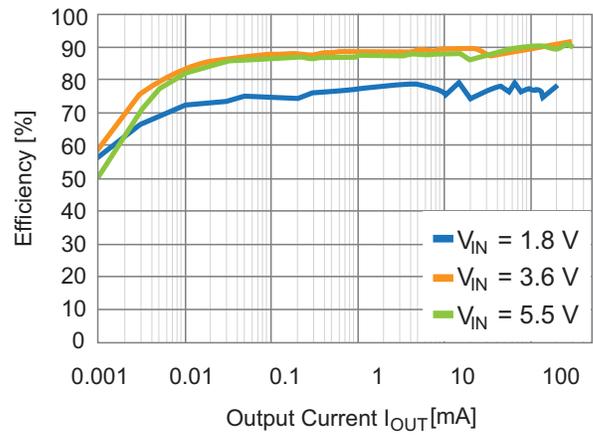
## 저 $I_Q$ 장애물을 무너뜨리는 방법

$I_Q$ 를 최적화하려면 충돌하는 여러 설계 과제를 해결해야 합니다. 과도 응답, 잡음 및 정확도에서 모든 중요한 성능 사양을 충족하는 동시에  $I_Q$ 를 몇 배나 줄여야 합니다. 성능 사양의 장단점을 평가하기 전에 전체 출력 부하 범위에 대한  $I_Q$  및 전력 손실을 정량화해야 합니다. DC/DC 스위칭 컨버터의 경우 과부하 전류에서는 전력 효율을, LDO의 경우 과부하 전류에서는 전류 효율을 살펴보십시오.

예를 들어, **그림 10**은 TI의 **TPS63900** 벅 부스트 컨버터와 경쟁 제품의 효율성을 보여줍니다. TPS63900의 효율성은 60 이상의 부하 전류에서 80% 이상을 유지하며, 1 $\mu$ A부터 시작하여 최고 효율 96%까지 도달합니다.



(a)



(b)

그림 10. TPS63900(a) 및 경쟁 제품(b)의 효율성. (출처: TI 및 경쟁사 데이터 시트)

### 과도 응답 문제 해결

과도 응답 개선의 핵심은 최상의 토폴로지부터 시작하는 것입니다. 예를 들어 TPS61094는 저  $I_Q$ 와 빠른 과도 응답을 지원합니다. TPS61094는 양방향 벡-부스트 컨버터로, 슈퍼 커패시터 충전(벡)과 슈퍼 커패시터 방전(부스트) 모드에서 60 nA라는 저  $I_Q$ 를 갖습니다. The TPS61094는 어느 시점에서나 과도 성능을 최적화할 수 있도록 출력부에서  $dv/dt$  기울기를 모니터링하고 조절 행동을 조정합니다. 이를 통해 저  $I_Q$ 를 유지하면서 동시에 출력 압력 저하를 신속하게 감지할 수 있습니다. 그에 따라 TPS61094이 백업 전력을 지원하기 시작하거나 피크 부하가 슈퍼 커패시터에서 지원하기 시작할 때 출력 전압이 거의 일정하게 유지됩니다.

전류 소비 블록 수를 최대한 줄여야 하므로 토폴로지가 단순할수록 좋습니다. 예를 들어,  $I_Q$ 가 75nA인 TPS63900 4 스위치 벡 부스트 컨버터는 단일 모드를 사용하여 입력 레벨보다 높거나 낮거나 같도록 출력 전압을 조절합니다. 핵심 아키텍처 외에도, 낮은 부하에 진입할 때 샘플 앤 홀드 기술을 사용하면 모든 내부 지원 기능의  $I_{SHDN}$ 이 최소화됩니다.

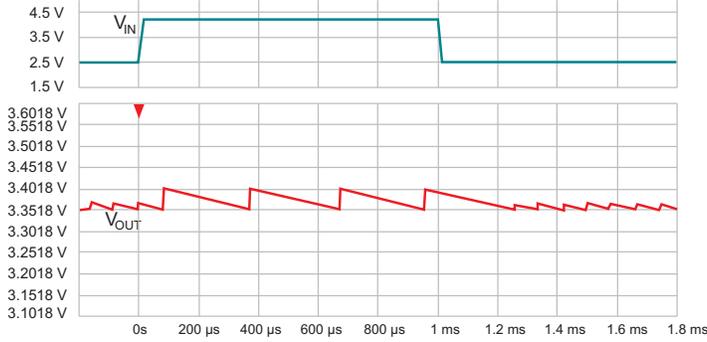
제로 전류 피드백 분할기, 디지털 보조 제어 및 동적 바이어싱으로 훨씬 더 많은 전류를 절약할 수 있습니다.

동적 바이어싱은 잘 알려진 기술이지만 몇 나노암페어만으로도 기술을 작동하게 되면 문제가 생깁니다. 낮은 바이어스 전류에서 게인 하락을 피하기 위해, 바이어스 전류의 함수로써 트랜스컨덕턴스와 출력 저항을 최적으로 형성하면  $I_Q$  효율적인 상수 게인 증폭기가 달성됩니다.

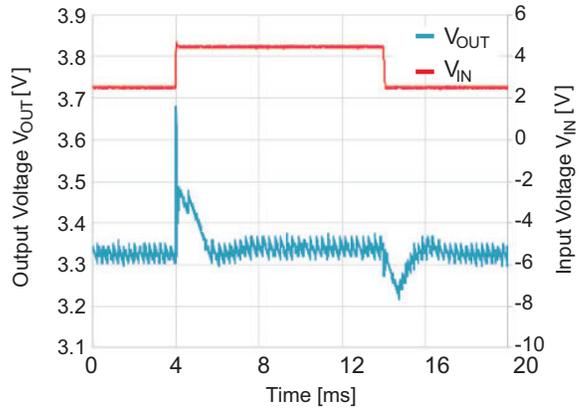
또 다른 기술은 빠른 시동 회로를 사용합니다. 샘플 및 홀드 레퍼런스 시스템의 시작 시간을 줄임으로써 밴드갭 코어 및 스케일링 증폭기 회로의 시간이 크게 감소됩니다. 이렇게 하면 온-오프 시간 비율이 개선되어 평균 전류가 나노암페어 범위에서 감소하면서 동시에 잡음과 정확도 수준을 유지할 수 있습니다.

라인 과도 응답을 개선하기 위해 에너지 효율적인 방법으로 전압 조정 루프에 피드 포워드 기법이 적용됩니다. 과도 감지 회로를 사용하여 바이어스 전류를 조정하거나 회로를 추가로 활성화하면 출력과 정착 시간에서 전압 강하가 모두 감소합니다.

그림 11은 TPS63900에서 이러한 기법의 적용을 보여줍니다. 라인 과도는 출력 전압에서 스위칭 리플보다 훨씬 아래에 거의 보이지 않는 반면, 다른 장치들은 100mV의 변화를 보여줍니다.



(a)



(b)

그림 11.  $V_{IN} = 2.5V \sim 4.2V$ ,  $V_{OUT} = 3.3V$ ,  $I_{OUT} = 1mA$  인 상태에서 라인 과도 응답: TPS63900(a); 경쟁 장치(b).

### 스위칭 잡음 문제 해결

고정밀 데이터 애플리케이션을 설계할 때, 특히 높은 출력 전압 리플을 생성하는 과도 버스트가 있는 절전 모드에서 DC/DC 변환기의 스위칭 잡음을 제어하는 것이 우선입니다. 리플을 줄이는 한 가지 방법은 스위칭 사이클에서 출력으로 전송되는 에너지 패키지를 최소화하는 것입니다. 하지만 그것으로 충분하지 않다면 어떻게 해야 할까요?

$I_Q$ 가 60nA인 TPS62840 벅 컨버터에는 전류 스위칭 사이클 후 레귤레이터 스위칭을 즉시 중지하는 STOP 핀이 있어 완전한 스위칭 무음 창이 열립니다(그림 12 참조).

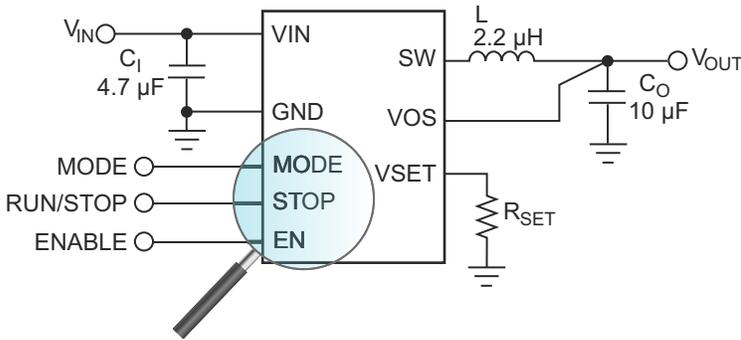


그림 12. STOP 핀 기능으로 이루어진 TPS62840의 제로 스위칭 잡음.

### 기타 잡음 문제 해결

스위칭 잡음 외에도 0.1Hz~100kHz 범위의 열 잡음 및 플리커 잡음 구성 요소를 포함하는 연속적인 자체 잡음은 더 낮은  $I_Q$  바이어싱에서 문제가 됩니다. 레퍼런스는 일반적으로 가장 잡음에 기여하는 가장 큰 요소이기 때문에 전압과 전류 레퍼런스를 모두 생성하기 위해 샘플 및 홀드 기법의 통합 버전을 선택하면 장치 수명 동안 영역, 잡음,  $xI_Q$

및 강력한 성능(드라이프 없음) 간에 최고의 절충이 가능합니다. 샘플 및 홀드 회로의 단점은 이로 인해 작은 리플 오류가 생성된다는 것입니다.

그림 13은 생성된 글리치가 해당 레귤레이터의 잡음 플로어 내에 잘 들어가도록 샘플 앤 홀드 작동을 최적화하는 TI의 정밀 디지털-아날로그 변환기(DAC) 및 작동 증폭기 제품군을 사용한 설계를 보여줍니다. 이러한 기술 중 일부는 TPS7A02 LDO 설계에서 글리치 및 원치 않는 톤을 제거하기 위해 사용됩니다. 그림 14와 같이 TPS7A02 장치의 샘플 앤 홀드 잡음 셰이핑은 10~100Hz 주파수 대역에서 통합 잡음을 40% 이상 감소시킵니다.

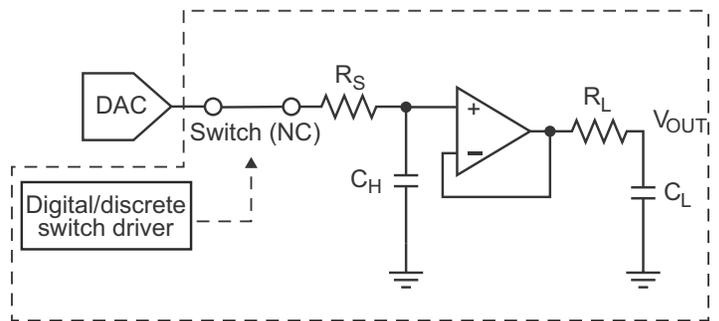


그림 13. 개별 샘플 앤 홀드 DAC 시스템.

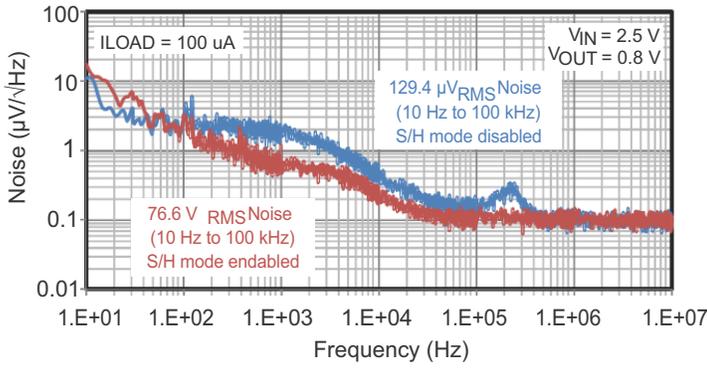


그림 14. TPS7A02의 샘플 앤 홀드 레퍼런스를 사용한 잡음 스펙트럼과 사용하지 않은 스펙트럼. (출처: TPS7A02에서 TI 내부 실리콘 측정)

### 다이 크기 및 솔루션 영역 문제 해결

나노 전력 레귤레이터에서 가장 큰 영역 블록 중 하나는 1~10nA 바이어스 레그를 만드는 역할을 하는 전류 레퍼런스입니다. 전류 레퍼런스 블록 내의 전류 바이어스 생성 영역은 저항 구성 요소가 지배합니다. 값이 작은 저항기에 더 작은 전압 바이어스를 적용하면 저항 값이 감소합니다. 하나의 기술은 레퍼런스 바이어스 전류를 형성할 때  $\Delta V_{gst}/R$  또는  $\Delta V_{be}/R$  회로를 생성합니다.

그림 15는 거의 0에 가까운 온도 계수 바이어스 전류를 영리하게 구현하여  $R_1$  및  $R_{bias}$  저항에 걸쳐 전압 바이어스가 작은 양의 계수 및 음의 계수 바이어스 전류를 생성하는 것을 보여줍니다.

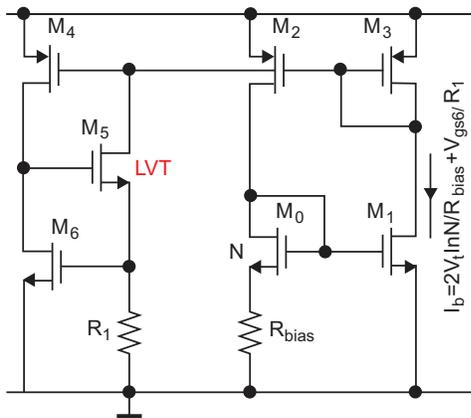


그림 15. 낮은 영역 1nA 전류 레퍼런스의 회로 다이어그램.

이러한 기술을 통해 패시브 영역을 낮추고 다이 영역을 효과적으로 줄일 수 있습니다.  $I_Q$  곱하기 최소 패키지 영역 FOM은 이러한 기법의 영역 효율성을 비교하는 가장 좋은 방법입니다. TPS7A02 장치는 2019년 1mm x 1mm DQN(Dual Flat No Lead) 패키지로 출시되었으며, 웨이퍼

칩스케일 패키지(WCSP)는 2021년에 출시되었습니다. 이 LDO는  $10\text{nA mm}^2$  미만으로 업계 최저 수준의  $I_Q$  패키지 영역 효율 FOM을 자랑합니다. 그림 16은 TPS7A02에 대해 제공되는 DQN 및 WCSP 패키지와 일반적인 0402 커패시터를 나란히 비교한 것을 보여줍니다.

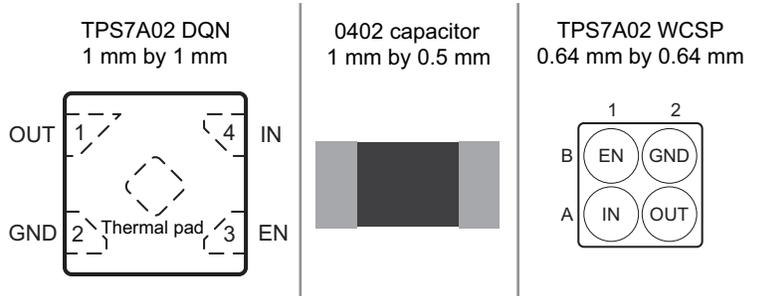


그림 16. DQN 패키지, 0402 커패시터 및 WCSP 패키지에서 TPS7A02의 크기를 나란히 비교.

공급 전압 통제기에 유사한 영역 감소 기술을 적용할 때 주요 과제는 10V 이상의 전압을 감지하는 방법과 여전히  $0.5\mu\text{A}$  이상의  $I_Q$  레벨을 달성하는 것입니다. 모니터링 대상 전압의 정전식 감지는 샘플 앤 홀드 기술과 결합하여 다이 영역을 줄이고 응답 시간을 향상시킬 수 있습니다.

TPS3840 나노 전력 고입력 전압 통제기는  $I_Q$ 가 350nA 미만으로, 10V 레일을 직접 모니터링하면서  $15\mu\text{s}$ 의 재설정 전파 지연을 달성합니다.

보드 영역을 절약하는 가장 강력한 방법 중 하나는 더 많은 기능을 단일 다이에 통합하는 것입니다. 이러한 통합을 통해 통제기, 레퍼런스 시스템, LDO, 배터리 충전기 및 DC/DC 변환기와 같은 블록이 공통 구성 요소를 공유하는 동시에 결합된  $I_Q$ 를 줄일 수 있습니다. 그림 17은 배터리 충전 관리 IC인 BQ25125가  $I_2C$ 로 여러 저  $I_Q$  기능을 통합하고 유연하게 제어하는 기능을 통해 전체 전원 관리 시스템을 웨어러블, 미터링 및 차량용 센서 IoT 애플리케이션에 활용할 수 있는 주요 이점을 제공합니다.

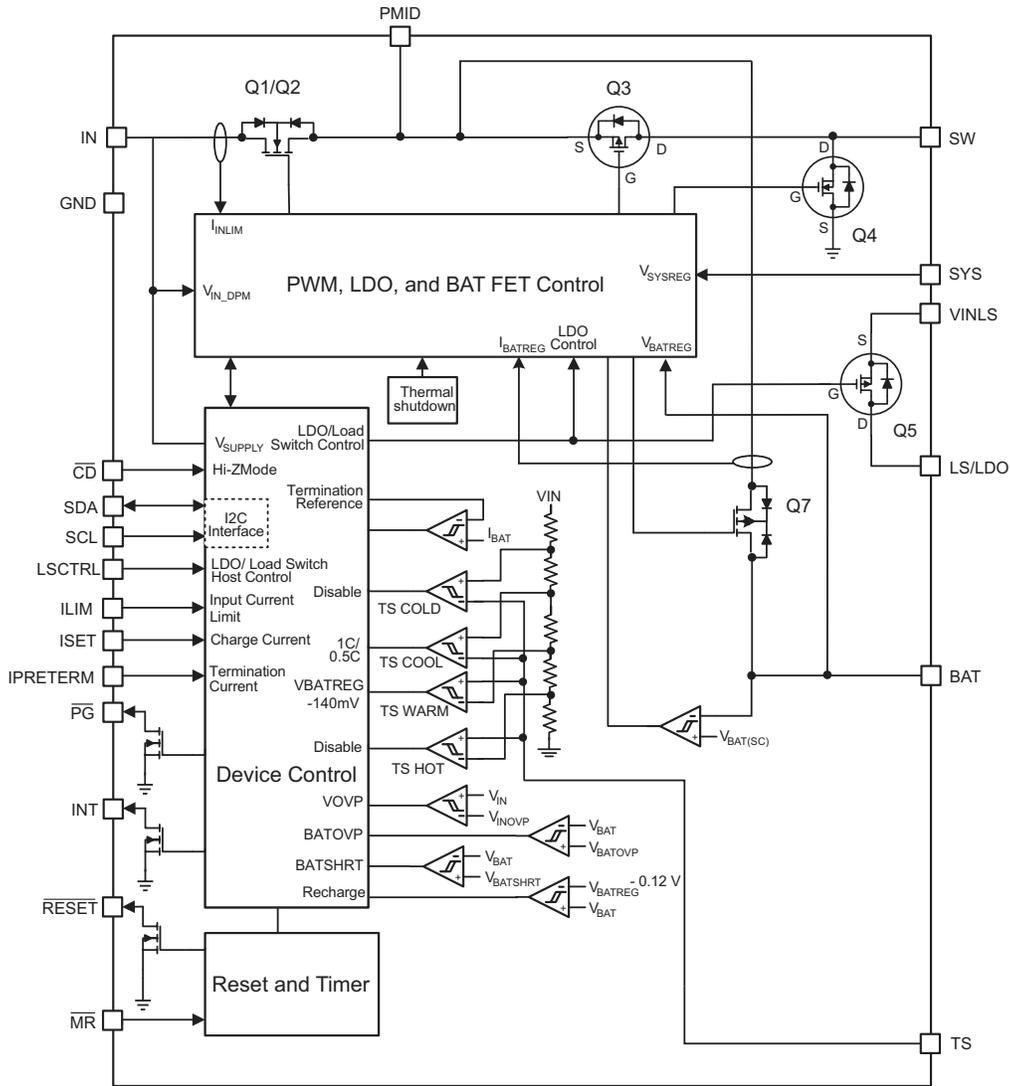


그림 17. 나노암페어 충전기 시스템의 시스템 수준 다이어그램.

### 누출 및 하위 임계값 작동 문제 해결

TI 전력 프로세스 기술은 최적화된 저전력 설계 구성 요소를 갖추고 있습니다. 새로운 회로 기법과 결합된 고밀도 저항과 커패시터는  $I_Q$  및 다이 영역 모두를 줄일 수 있습니다. 전력 FET와 디지털 로직은 저유출 트랜지스터를 제공하는 동시에 속도에 최적화되므로  $I_{SHDN}$ 과 영역이 독립적으로 손상되지 않습니다. 또한 **그림 18**에 나와 있듯이 저  $V_{GS}-V_T$  수준에서 하위 임계값 작동의 정확한 모델링을 통해 피코암페어/마이크로미터 바이어싱 레벨까지 안정적으로 작동할 수 있습니다.

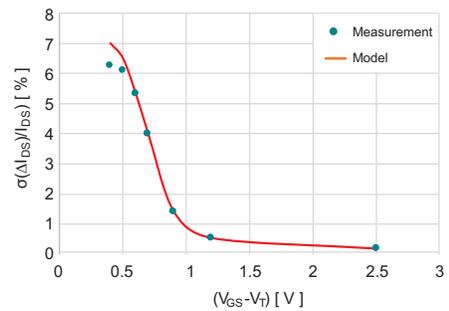


그림 18. 시그마  $I_{DS}$  백분율 불일치와  $V_{GS}-V_T$  비교.

## 전기적 특성

$T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ ,  $V_{IN} = V_{OUT(nom)} + 0.5\text{V}$  또는  $2.0\text{V}$ (중 보다 큰 값),  $I_{OUT} = 1\text{mA}$ ,  $V_{EN} = V_{IN}$  및  $C_{IN} = C_{OUT} = 1\mu\text{F}$ (달리 언급되지 않은 경우)로 지정됩니다. 일반적인 값은  $T_J = 25^{\circ}\text{C}$ 입니다.

매개 변수		테스트 조건	최소	일반	최대	단위
공칭 정확도		$T_J = 25^{\circ}\text{C}$ , $V_{OUT} \geq 1.5\text{V}$ , $1\mu\text{A}(1) \leq I_{OUT} \leq 1\text{mA}$	-1		1	%
		$T_J = 25^{\circ}\text{C}$ , $V_{OUT} < 1.5\text{V}$	-15		15	mV
온도에 대한 정밀도		$V_{OUT} \geq 1.5\text{V}$	-1.5		1.5	%
		$V_{OUT} < 1.5\text{V}$			20	mV
$(\Delta V_{IN})$	라인 조정	$V_{OUT(nom)} + 0.5\text{V} \leq V_{IN} \leq 6.0\text{V}^{(1)}$			5	mV
$\Delta V_{OUT}(\Delta I_{OUT})$	라인 조정 <sup>2</sup>	$1\text{mA} \leq I_{OUT} \leq 200\text{mA}$ , $V_{IN} = V_{OUT(nom)} + 0.5\text{V}^{(2)}$	$T_J = -40^{\circ}\text{C} \sim +85^{\circ}\text{C}$	20	38	mV
			$T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$		50	
$I_{GND}$	접지 전류	$I_{OUT} = 0\text{mA}$	$T_J = 25^{\circ}\text{C}$		25	nA
			$T_J = -40^{\circ}\text{C} \sim +85^{\circ}\text{C}$		60	
$I_{GND}/I_{OUT}$	접지 전류와 부하 전류 비교	$5\mu\text{A} \leq I_{OUT} < 1\text{mA}$ $1\text{mA} \leq I_{OUT} < 100\text{mA}$ $I_{OUT} \geq 100\text{mA}$	$T_J = 25^{\circ}\text{C}$	1		%
				0.25		
				0.15		
$I_{GND(DO)}$	접지 전류 강하 <sup>3</sup>	$I_{OUT} = 0\text{mA}$ , $V_{IN} = 95\% \times V_{OUT(nom)}$	$T_J = 25^{\circ}\text{C}$	25		nA
$I_{SHDN}$	셋다운 전류	$V_{EN} = 0\text{V}$ , $1.5\text{V} \leq V_{IN} \leq 5.0\text{V}$ , $T_J = 25^{\circ}\text{C}$	$T_J = 25^{\circ}\text{C}$	3	10	nA

표 1. TPS7A02 데이터 시트의  $I_{GND}$  및  $I_{SHDN}$ 의 변화.

$I_{Q-GND}$ ,  $I_{SHDN}$  및  $V_{OUT}$  정확도의 변동은 모두 프로세스 기술 구성 요소의 제조 가능성을 나타내는 좋은 지표입니다. TPS7A02 데이터 시트에서 표 1에는 무부하에서  $I_{GND}$ 가  $-40^{\circ}\text{C} \sim +85^{\circ}\text{C}$  온도 범위에서 25nA부터 60nA까지 다양하다는 내용이 나와 있습니다. 온도에 따른 이러한 변동은 전류 미러 불일치 및  $I_{BIAS}$  생성 제어를 나타냅니다.  $I_{SHDN}$ 은 실온에서 3nA부터 10nA까지 다양하며, 전력 FET 및 디지털 로직 누출 제어를 나타내는 좋은 지표입니다.  $V_{OUT}$  정확도는 전체 온도 범위에서 1.5% 미만이며, 이는 하위 임계값 불일치 제어를 나타내는 좋은 지표입니다.

## 저 $I_Q$ 설계의 잠재적 시스템 문제 방지

외부 커패시터의 누출이 문제입니다. 모든 레귤레이터의 입력 및 출력 커패시터는  $I_Q$ 에 전력을 부하합니다. 그림 19는 외부 커패시터의 누출을 평가하는 훌륭한 방법을 설명합니다. 여기서 전압 드롭은 다양한 커패시터 절연 저항 ( $R_p$ ) 사양에 대해 시간 경과에 따라 커패시터에서 측정된 것입니다. 데이터 시트의 내용과 무관하게 커패시터의 누출을 측정하는 것이 좋습니다. 알고 있는 전압으로 커패시터를 충전하고 시간 경과에 따른 두름을 모니터링하는 것은 다양한 커패시터 옵션을 정량화하고 비교하기에 매우

좋은 방법입니다. 절연 저항이 가장 큰 커패시터는 시간이 지남에 따라 전압 드롭이 가장 적은 것으로 나타납니다.

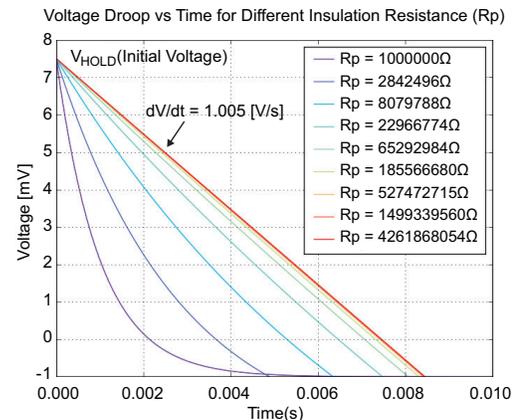


그림 19. 다양한 절연 저항에 대한 시간 경과에 따른 전압 드롭

<sup>1</sup>  $V_{IN} = 2.0\text{V}$  ( $V_{OUT} \leq 1.5\text{V}$ ).

<sup>2</sup> 부하 조정은  $I_{OUT} = 1\text{mA}$ 에서 출력 전압으로 정규화됩니다.

<sup>3</sup> 설계에 따라 지정

커패시터 누출 외에도 전압계의 입력 임피던스는 저  $I_Q$  측정 설정에서 중요한 역할을 할 수 있으며 잘못된 결과를 초래할 수 있습니다. 전력 레귤레이터의 입력 또는 출력에 배치된 일반적인  $10M\Omega$  임피던스 전압계는 5V 전원 공급 또는 출력 전압의 경우 500nA를 기여합니다. 이 외부 누출은 TPS7A02 LDO에 대한 25nA  $I_Q$ 의 내부 자가 소비  $I_Q$ 보다 20배 더 많습니다.

올바른 측정 방법과 전압 및 전류 계측기의 올바른 배치로 측정 오류를 방지할 수 있습니다. **그림 20**은 다양한 테스트 설정에서 효율성에 미치는 영향을 보여주며, 이는 이미 0.1mA 부하보다 상당히 낮아진 것입니다. 초저  $I_Q$  측정에 대한 설정 문제를 방지하기 위한 최상의 옵션에 대한 팁은 아날로그 디자인 학술지의 "**초저  $I_Q$  장치의 효율성을 정확하게 측정**" 기고문을 참조하십시오.

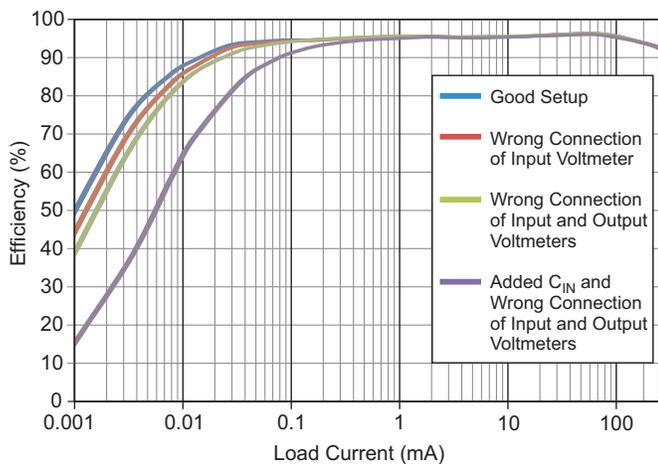


그림 20. 설정에 따라 다른 효율성 측정 결과.

### 유연성과 저 $I_Q$ 를 함께.

저전력 애플리케이션 설계의 핵심은 유연성입니다. 이를 확인할 수 있는 예시 중 하나는 출력 전압 값을 변경하는 것입니다. 기존의 방법은 조정 가능한 외부 피드백 분할기를 사용합니다. 하지만 이 방법을 사용하면 더 높은 정확도와  $I_Q$ 를 얻을 수 있습니다. 현대의 나노암페어 전력 변환기는 R2D 인터페이스(**그림 21**)를 사용하므로 별도의 전류를 소비하지 않고 출력 전압을 디지털화할 수 있습니다.

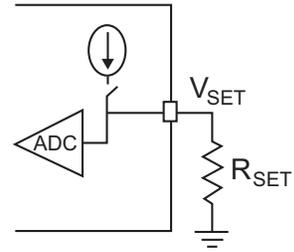


그림 21. R2D 인터페이스.

### 차량용 애플리케이션의 외부 부품 개수를 줄여 $I_Q$ 를 낮춘다.

가혹한 자동차 환경에서 외부 저항은 시스템 레벨에서  $I_Q$ 를 제한합니다. 누출 방지를 위한 요구 조건이 주어진 경우 저항은 일반적으로 100k $\Omega$  미만으로 제한됩니다. 그러나 저  $I_Q$  및  $I_{SHDN}$ 에 대한 포부를 포기할 필요는 없습니다. 12V를 모니터링하는 외부 피드백 분할기는 100 $\mu$ A 이상의 범위에서  $I_Q$ 를 달성합니다. 더 높은 저항에서 내부 피드백 분할기를 사용하면 분할기 전류를 줄일 수 있지만, 프로그램 기능은 손실됩니다.

**LM5123-Q1** 넓은  $V_{IN}$  부스트 컨트롤러는 기존 외부 피드백 저항과 내부 저전압 레퍼런스를 교환하여 저  $I_Q$ 를 달성하므로 적은 비용으로 낮은 값의 저항을 사용할 수 있습니다. 전압 레퍼런스 및 피드백 저항의 혁신적인 배치를 통해 앞의 예에서 300 $\mu$ A  $I_Q$ 는 20배 이상 감소합니다. **그림 22** 참조.

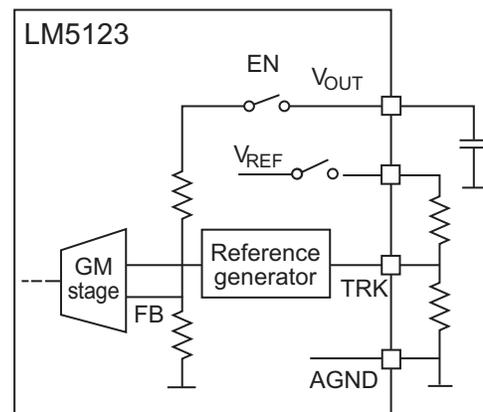


그림 22. 저  $I_Q$  자동차 환경에서 유연한 프로그래밍.

LM5123-Q1과 마찬가지로, LMR43610/20 36-V, 1-A/2-A 벡 컨버터는 피드백 네트워크를 통합함으로써  $I_Q$ 를 최소화하는 데 있어 독특한 접근 방식을 활용합니다.

LMR43610/20은 시작 시점에  $V_{OUT}/FB$  핀에 대해 임피던스 점검을 실시합니다.  $V_{OUT}/FB$  핀은 엔지니어가 조절식

출력 전압 기능을 활용하기 위해 채택할 수 있는 외부 피드백 네트워크 존재 여부를 감지합니다. 외부 피드백 저항이 전혀 감지되지 않는 경우, 장치는 출력 전압을 3.3V 또는 5V로 고정하는 통합형 피드백 네트워크를 자동 활용합니다. 이는 피드백 네트워크를 통해 누출을 최소화하고  $I_Q$ 를 낮춥니다.

LMR43610/20 같은 많은 스위치 모드 전원 장치는 IC를 위한 내부 회로에 전원을 공급하기 위해 내부 LDO를 사용합니다. 저전압 애플리케이션은 보통 입력 전압에서 직접 내부 LDO에 전력을 공급합니다. 그러나 이러한 내부 LDO 전원 공급 방법을 사용할 경우 LDO에서 전원 손실이 발생하게 되면 입력 전압에도 그만큼 직접적인 영향을 미치기 때문에 광범위한 입력 전압을 사용하는 설계인 경우 고유한 문제점에 부딪히게 됩니다.

문제 해결을 위해서는 입력부에서 전력을 끌어오는 대신 LMR43610/20은 내부 LDO에 대한 전원 공급을 위해  $V_{OUT}/FB$  핀에서 공급되는 동일한 전압을 활용하고 이어서 전체  $I_{Q\_VIN}$ 를 최소화하기 위해 전체 내부 회로에 바이어스를 적용합니다. 그 결과 내부 LDO 전류가  $V_{OUT} / (V_{IN} * \eta_1)$  만큼 감소하게 됩니다. 이 기능은 본 백서 전체에 걸쳐 언급하고 있는 방법과 결합되어 LMR43610/20에  $150^\circ C$   $T_J$ 에서  $<3 \mu A$ (최대)라는 동급 최고 수준의  $I_Q$ 와 정격  $12V_{IN}$ ,  $3.3V_{OUT}$ , 2.2MHz 변환에 대해 1 mA에서 거의 90%에 가까운 저부하 효율을 제공합니다.

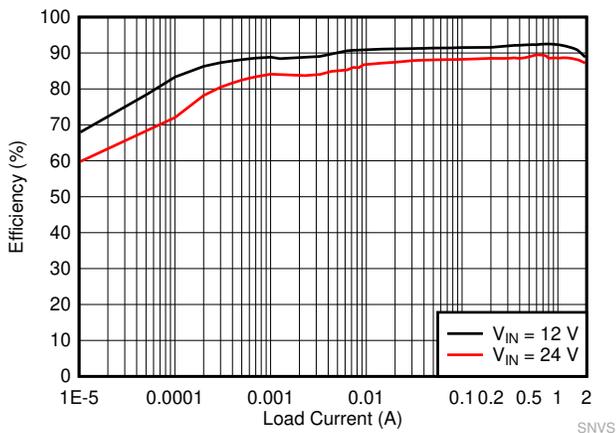


그림 23. 효율성:  $V_{OUT} = 3.3V$ (고정), 2.2 MHz

### 시스템 수준에서 저 $I_Q$ 를 지원하는 기능을 활성화하거나 스마트하게 하다.

장치 수준 향상을 통해 시스템 수준 설계를 간소화할 수 있습니다. 이러한 예 중 하나는 **TPS22916**,  $60m\Omega$ ,  $10nA$  누

출 부하 스위치에서 발견되는 스마트 활성화 기능입니다. 이 장치는 매우 낮은 누출 및  $I_Q$  성능 외에도 스위치를 켤 수 있는 스마트한 방법을 제공합니다. 일반적으로 스위치를 제어하는 마이크로컨트롤러가 고임피던스 상태가 될 경우 전원 스위치가 실수로 켜지지 않도록 하기 위해 ON 핀에 내부 풀다운이 있습니다. 이러한 풀업 및 풀다운 저항은 시스템 수준  $I_Q$ 에 부정적인 영향을 미칩니다.

**그림 24**과 같이 TPS22916은 많은 나노- $I_Q$  제품과 마찬가지로 소프트 시동 후 풀다운 경로를 여는 스마트 온 또는 활성화 회로가 있어 이전의 상시 가동  $I_Q$ 가 제거되고 장치 전원이 꺼졌을 때 알려진 저임피던스 상태를 보장합니다.

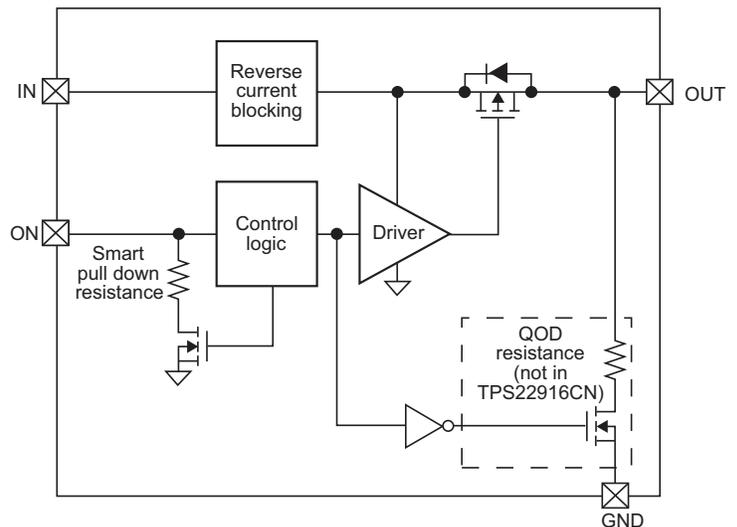


그림 24. 장치 전원이 꺼져있을 시 ON 핀의 임피던스가 낮게 유지될 수 있도록 보장하는 스마트 지원 회로.

## 결론

낮은 전류로 전환되는 동향은 분명합니다. 무부하 또는 저부하 상태로 높은 효율을 달성하기 위해선 초저전력 공급 전류를 유지하면서 출력을 엄격하게 조정하는 전원 솔루션이 필요합니다. TI의 초저 I<sub>Q</sub> 기술과 제품 포트폴리오를 사용하여 배터리 작동 시간을 최대화하고 다음 설계의 전력 소모를 낮출 수 있습니다.

저 I<sub>Q</sub>를 위한 TI 기술의 주요 장점은 다음과 같습니다.

- 낮은 상시 가동 전력 - 누출이 아주 적은 프로세스 기술과 새로운 제어 토폴로지로 긴 배터리 작동 시간을 제공합니다.
- 빠른 응답 시간 - 빠른 웨이크업 비교기와 제로 I<sub>Q</sub> 피드백 제어로 낮은 소비 전력에 영향을 미치지 않고 빠른 동적 응답을 구현할 수 있습니다.
- 감소된 폼 팩터 - 저항기 및 커패시터의 영역 감소 기술은 정동작 전력에 영향을 주지 않으면서 공간 제약적인 애플리케이션에 원활하게 통합할 수 있습니다.

시스템 성능을 저하시키지 않으면서 배터리 및 보관 기간을 연장하는 방법에 대한 자세한 내용은 [ti.com/lowiq](https://ti.com/lowiq) 를 참조하십시오.

## 저 I<sub>Q</sub>의 주요 제품 카테고리:

- 배터리 충전기 IC
- 벅-부스트 및 인버팅 레귤레이터
- LDO(선형 레귤레이터)
- 전원 스위치
- 직렬 전압 레퍼런스
- 션트 전압 레퍼런스
- 스텝다운(벅) 레귤레이터
- 스텝업(부스트) 레귤레이터
- 통제기 및 리셋 IC

**중요 알림:** 이 문서에 기술된 텍사스 인스트루먼트의 제품과 서비스는 TI의 판매 표준 약관에 의거하여 판매됩니다. TI 제품과 서비스에 대한 최신 정보를 완전히 숙지하신 후 제품을 주문해 주시기 바랍니다. TI는 애플리케이션 지원, 고객의 애플리케이션 또는 제품 설계, 소프트웨어 성능 또는 특허권 침해에 대해 책임을 지지 않습니다. 다른 모든 회사의 제품 또는 서비스에 관한 정보 공개는 TI가 승인, 보증 또는 동의한 것으로 간주되지 않습니다.

모든 상표는 해당 소유권자의 자산입니다.

## IMPORTANT NOTICE AND DISCLAIMER

TI PROVIDES TECHNICAL AND RELIABILITY DATA (INCLUDING DATA SHEETS), DESIGN RESOURCES (INCLUDING REFERENCE DESIGNS), APPLICATION OR OTHER DESIGN ADVICE, WEB TOOLS, SAFETY INFORMATION, AND OTHER RESOURCES "AS IS" AND WITH ALL FAULTS, AND DISCLAIMS ALL WARRANTIES, EXPRESS AND IMPLIED, INCLUDING WITHOUT LIMITATION ANY IMPLIED WARRANTIES OF MERCHANTABILITY, FITNESS FOR A PARTICULAR PURPOSE OR NON-INFRINGEMENT OF THIRD PARTY INTELLECTUAL PROPERTY RIGHTS.

These resources are intended for skilled developers designing with TI products. You are solely responsible for (1) selecting the appropriate TI products for your application, (2) designing, validating and testing your application, and (3) ensuring your application meets applicable standards, and any other safety, security, regulatory or other requirements.

These resources are subject to change without notice. TI grants you permission to use these resources only for development of an application that uses the TI products described in the resource. Other reproduction and display of these resources is prohibited. No license is granted to any other TI intellectual property right or to any third party intellectual property right. TI disclaims responsibility for, and you will fully indemnify TI and its representatives against, any claims, damages, costs, losses, and liabilities arising out of your use of these resources.

TI's products are provided subject to [TI's Terms of Sale](#) or other applicable terms available either on [ti.com](http://ti.com) or provided in conjunction with such TI products. TI's provision of these resources does not expand or otherwise alter TI's applicable warranties or warranty disclaimers for TI products.

TI objects to and rejects any additional or different terms you may have proposed.

Mailing Address: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265  
Copyright © 2022, Texas Instruments Incorporated