

Abwägungen und Verfahren zur Herstellung Höherer Leistungsdichten



Jeffrey Morroni, Ph.D.

Manager – Kilby Power, Isolation and Motors
Texas Instruments

Pradeep Shenoy, Ph.D.

Manager, Power Design Services
Texas Instruments

The TI POWER logo, consisting of the text 'TI POWER' in a bold, sans-serif font, with four red dots of varying sizes positioned below the 'I' and 'O' characters.

TI POWER

Je kleiner desto besser: kleine Stromversorgungsdesigns als Erfolgsfaktor. Es gibt nie genug Platz. Statt dessen herrscht der dauerhafte Druck vor, mit immer weniger immer mehr zu erreichen. Allgemein ausgedrückt sind immer kleinere Stromversorgungen heute und künftig der Schlüssel für die Eroberung neuer Märkte und Anwendungsbereiche.

Auf einen blick

In diesem Dokument werden die Probleme, die bei der Erhöhung der Leistungsdichte auftreten, untersucht und Technologiebeispiele bereitgestellt, die Designern dabei helfen können, diese Hindernisse zu überwinden.

1 Was ist Leistungsdichte

Je nach Anwendung unterscheiden sich die Anforderungen an die Leistungsdichte, aber eines bleibt gleich: je kleiner die Lösung, desto höher die Leistungsdichte.

2 Welche Einschränkungen gibt es für Leistungsdichte

Die Hauptfaktoren, die die Fähigkeit eines Designers zur Verbesserung der Leistungsdichte einschränken, sind die Verlustleistung von Wandlern – einschließlich Leitungsverluste, ladungsbezogene Verluste, Sperrverzögerungszeit und Einschalt- und Ausschalt-Verluste – sowie die thermische Leistung des Systems.

3 Was tun, um diese Einschränkungen zu überwinden

Designer müssen alle Begrenzungsfaktoren parallel angehen: Reduzierung der Schaltverluste, Verbessern der thermischen Leistung des Gehäuses, Einführung innovativer Topologien und Schaltungen und mehr passive Integration.

Der Trend hin zu größerer Leistungsdichte ist schon seit Jahrzehnten in der Branche präsent und wird wohl auch weiter andauern. **Abbildung 1** zeigt, wie stark sich die Größe von Wandlern für Stromversorgungsmodule von 6 A bis 10 A in den letzten Jahren verändert hat. Technische Entwicklungen sorgen unter Umständen für erhebliche Fortschritte bei der Verringerung der Größe oder bei der Leistungsabgabe. Jede durchgezogene Linie repräsentiert eine neue Generation von Technologien und zeigt, wie sehr sich die Leistungsdichte im Lauf der Jahre verbessert hat.

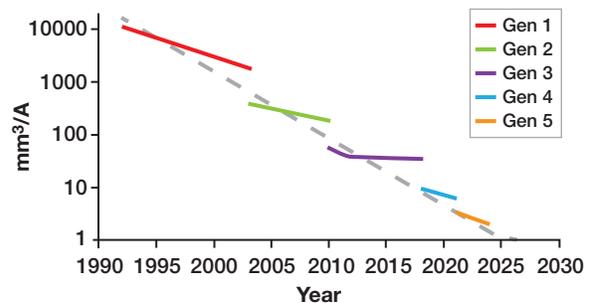


Abbildung 1. Mit jeder neuen Generation werden SV-Module im Lauf der Zeit immer kleiner.

Fortschritte bei der Leistungsdichte führen häufig zu Entwicklungen auch in anderen Bereichen, wie beispielsweise bei der Effizienz oder bei den Kosten. Allgemein gesagt führen grundlegende Effizienzverbesserungen bei der Stromumwandlung zu kleineren Lösungen. Und kleinere Lösungen zahlen sich aus: einhergehende Materialeinsparungen, weniger Komponenten, bessere Kostenstrukturen, höhere Lösungsintegration und geringere Gesamtbetriebskosten tragen zu niedrigeren Kosten bei.

Was ist Leistungsdichte?

Leistungsdichte ist eine physikalische Größe, die bezeichnet, wie viel Leistung in einem gegebenen Raum umgesetzt werden kann. Sie steht im Verhältnis zum umgebenden Volumen und wird in Watt pro Kubikmeter (W/m^3) oder in Watt pro Kubikzoll (W/in^3) angegeben. Diese Werte ergeben sich aus der Versorgungsleistung des Wandlers und der Gehäusegröße (Länge mal Breite mal Höhe) der Stromversorgung, einschließlich aller enthaltenen Komponenten (siehe **Abbildung 2**). Dabei ist es möglich, die Einheiten auf den entsprechenden Leistungspegel oder die entsprechende Größe zu skalieren. Kilowatt pro Liter ist z. B. eine häufig verwendete Gütezahl (FoM, en: „Form of Merit“) für bordeigene Batterieladegeräte in Elektrofahrzeugen, weil sie Strom in Kilowatt-Einheiten (zwischen 3 kW und 22 kW) bereitstellen.

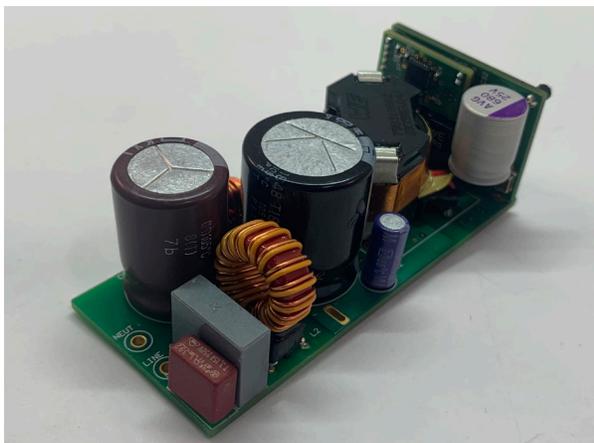


Abbildung 2. Active-Clamp-Sperrwandler mit 65 Watt und den Maßen $65\text{ mm} \times 28\text{ mm} \times 25\text{ mm}$.

Stromdichte ist eine recht sinnvolle Maßeinheit im Zusammenhang mit der Leistungsdichte und wird als Strom pro Volumeneinheit in Einheiten von Ampere pro Kubikzoll oder Ampere pro Kubikmillimeter angegeben. Dabei dient der Nennstrom des Wandlers (in der Regel der Eingangs- oder Ausgangsstrom) zur Berechnung der Stromdichte.

Stromdichte eignet sich zumeist besser als Gütezahl für Anwendungen mit Point-of-Load-Spannungsreglern. Die Größe dieser Designs erhöht sich proportional zum Ausgangsstrom, und die Ausgangsspannung ist üblicherweise niedrig und liegt bei ca. 1 V. Es ist möglich den Wert für die Leistungsdichte künstlich zu erhöhen, indem man einen unrealistisch hohen Wert für die Ausgangsspannung ansetzt.

Daher ist Stromdichte für derartige Messungen besser geeignet, da in diesem Fall die Ausgangsspannung ganz aus der Gleichung entfernt wird.

Es gibt auch Fälle, in denen die volumetrische Dichte keine wesentliche Rolle spielt. Die Leistungselektronik einer Anwendung ist möglicherweise dann nicht größenabhängig, wenn andere Elemente des Designs noch viel größer sind. Stattdessen könnte der verfügbare Platz auf der Platine der limitierende Faktor sein. Um die Leistungsdichte in einem solchen Fall zu verbessern, müssen Möglichkeiten zum Stapeln oder zur dreidimensionalen Integration von Komponenten zur Reduzierung des Platzbedarfs der Stromversorgungslösung gefunden werden. Anschließend müssten die Messwerte für den Vergleich von Lösungen auf Watt pro Quadratmillimeter oder Ampere pro Quadratmillimeter geändert werden, um das wichtigste Designziel zu veranschaulichen (siehe **Abbildung 3**).

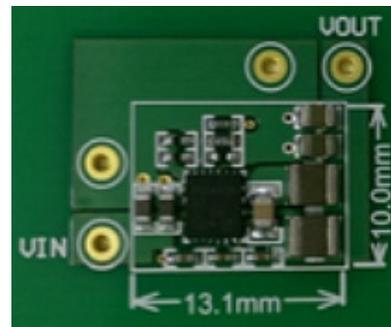


Abbildung 3. Ein 10-A-Point-of-Load-Wandler mit einer Größe von $13,1\text{ mm} \times 10\text{ mm}$, ergibt eine Stromdichte von 76 mA/mm^2 .

Je nach Anwendung kann die Leistungsdichte auf unterschiedliche Weise angegeben werden, das Ergebnis bleibt aber gleich: je kleiner die Lösung, desto höher die Leistungsdichte. Jetzt müssen wir uns die Frage stellen, was wir tun können, um die Leistungsdichte zu erhöhen.

Wodurch wird die Leistungsdichte begrenzt?

Seit Jahren bemühen sich Experten und Forscher darum, Möglichkeiten zur Steigerung der Leistungsdichte zu finden. Genau darin liegt die Herausforderung. Zumeist wurde sich darauf konzentriert, die für die Energieumwandlung verwendeten passiven Bauteile zu verkleinern. Induktoren, Kondensatoren, Transformatoren und Kühlkörper nehmen in bei der Stromversorgung in der

Regel den meisten Platz ein, wie in **Abbildung 4** zu sehen ist. Halbleiterschalter und Steuerschaltkreise sind erheblich kleiner und besser integriert.

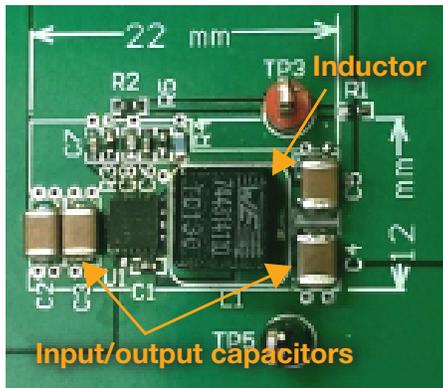


Abbildung 4. Passive Bauteile wie Induktoren und Kondensatoren nehmen unter Umständen sehr viel Raum ein.

Wie kann die Größe von passiven Bauteilen verringert werden? Eine einfache Lösung besteht darin, die Schaltfrequenz zu erhöhen. Die passiven Bauteile in Schaltwandlern speichern Energie und geben diese mit jedem Schaltzyklus ab. Wenn wir die Schaltfrequenzen erhöhen, wird für jeden dieser Schaltzyklen weniger Energiespeicher gebraucht. Nehmen wir beispielsweise **Gleichung 1**, die Design-Gleichung für den Induktor in einem Abwärtswandler:

$$L = \frac{D \times V_L}{F_{sw} \times \Delta I_L} \quad (1)$$

dabei ist L die Induktivität, D die relative Einschaltdauer, ΔI_L die Induktor-Stromwelligkeit, FSW die Schaltfrequenz und V_L die Spannung über den Induktor.

Die benötigte Induktivität (L) ist umgekehrt proportional zur Schaltfrequenz (FSW). Mit zunehmender Schaltfrequenz nimmt die Induktivität ab. Geringere Induktivität führt dazu, dass kleinere Induktoren verwendet werden können und Platz eingespart wird. **Abbildung 5** zeigt den Größenunterschied der benötigten Induktoren in einer 3-A-/36-V-Wandlerschaltung bei 400 kHz gegenüber 2 MHz.

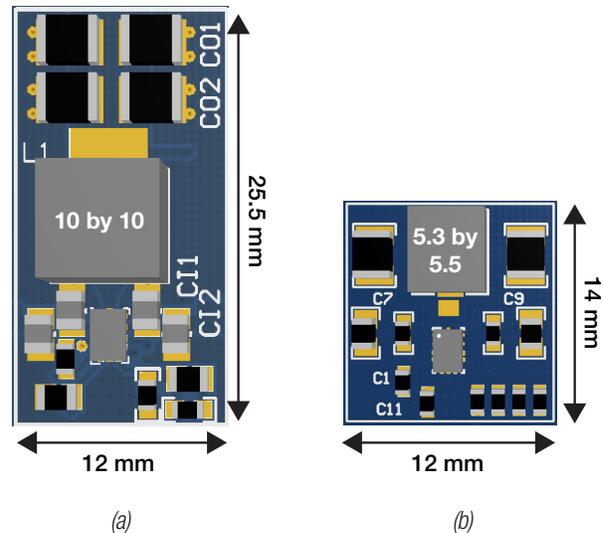


Abbildung 5. Größenvergleich eines 3-A-/36-V-Wandlers mit 400 kHz (a) und 2 MHz (b).

Es gibt aber auch noch andere Vorteile bei der Verwendung einer höheren Schaltfrequenz. Durch die Erhöhung der Schaltfrequenz lässt sich die Bandbreite der Regelkreise erhöhen, wodurch die Einschwingleistung mit geringerer Ausgangskapazität erreicht werden kann. Filter für elektromagnetische Störungen (EMI) mit Differenzmodus können mit weniger Induktivität und Kapazität entwickelt werden. Somit können kleinere Transformatoren verwendet werden, ohne das magnetische Kernmaterial zu sättigen.

Warum also nicht einfach die Schaltfrequenz erhöhen? Weil das viel einfacher gesagt als getan ist. Auch wenn Sie alle passiven Elemente, die in Leistungswandlern verwendet werden, auf ein ganz geringes Maß verkleinert haben, gibt es auch immer noch andere Möglichkeiten, die Größe der Stromversorgungslösung zu verringern. Leistungsschalter, Gate-Treiber, Modus-Setting-Widerstände, Rückkopplungs-Netzwerkkomponenten, EMI-Filter, Stromsensor-Komponenten, Schnittstellen-Schaltungen, Kühlkörper und viele andere Komponenten besetzen wertvollen Platz. In all diesen Bereichen des Gesamtleistungsdesigns können innovative Ideen angewendet werden, um die Leistungsdichte zu erhöhen. Lassen Sie uns gemeinsam ansehen, welche Komponenten dafür verantwortlich sind, dass wir die Leistungsdichte nicht so einfach erhöhen können.

Einschränkung der Leistungsdichte: Schaltverluste

Obwohl die Erhöhung der Schaltfrequenz die Leistungsdichte erhöhen kann, gibt es einen Grund, warum Stromwandler heute normalerweise nicht höher als bis zum Megahertz-Bereich schalten. Die Erhöhung der Schaltfrequenz hat einen unerwünschten Nebeneffekt, nämlich erhöhte Schaltverluste und einen damit verbundenen Temperaturanstieg. Dies wird hauptsächlich durch einige dominante Schaltverluste verursacht.

Um diese Schaltverluste zu verstehen, ist es wichtig, zunächst einige branchenübliche Begriffe zu erklären. Bei Halbleiterbauteilen hängt die Ladungsmenge üblicherweise mit dem Durchlasswiderstand zusammen. Ein geringerer Widerstand am Durchlass führt zu höherer Gate-Ladung und parasitärer Kapazität. Diese Balance zwischen Widerstand und Ladung wird häufig durch den als Durchlasswiderstand des Bausteins definierten RQ-FoM quantifiziert, multipliziert mit der Gesamtladung, die an das Terminal geliefert werden muss, um den Baustein bei einer Betriebsspannung zu schalten. Darüber hinaus wird der Bereich, den ein Baustein einnimmt, um einen Zielwiderstand zu erreichen, oft als „Rsp“ bezeichnet. Sie können Leitungsverluste reduzieren, indem Sie den Durchlasswiderstand (RDS(on)) des MOSFET verringern. Allerdings führt die Reduzierung des Durchlasswiderstands auch dazu, dass die durch die Schaltung bedingten Verluste des Bausteins steigen und sich die Gesamt-Die-Fläche und die Kosten erhöhen.

Je nach Implementierung und Anwendung, können die Auswirkungen der verschiedenen Schaltverluste auf die Gesamtverlustleistung variieren. Nähere Informationen zu den Verlusten im Einzelnen können dem Anwendungsbericht [„Power Loss Calculation with Common Source Inductance Consideration for Synchronous Buck Converters“](#) (Berechnung der Verlustleistung unter Berücksichtigung der CSI (Common Source Inductance) bei synchronen Abwärtswandlern) entnommen werden. Zum besseren Verständnis dieses Dokuments, sehen wir uns zum Beispiel einen Abwärtswandler an. Wir wollen hier die wichtigsten Begrenzungsfaktoren erläutern, die mit jeder Verlustkomponente zusammenhängen.

Begrenzungsfaktor Nr. 1: Ladungsbezogene Verluste

Bei jedem festgeschalteten DC/DC-Wandler benötigt das Laden und Entladen von parasitären Kapazitäten im System eine gewisse Menge Energie. Für eine gegebene Schaltungstechnik und Nennspannung, werden diese Verluste nach den **Gleichungen 2 und 3** wie folgt geschätzt:

$$\text{Drain-Ladung: } \frac{1}{2} C_{DS} V_{DS}^2 f_s \quad (2)$$

$$\text{Gate-Ladung: } Q_G V_G f_s \quad (3)$$

Dabei ist C_{DS} die Drain-to-Source-Kapazität des MOSFET, V_{DS} die Drain-to-Source-Spannung des MOSFET, f_s die Schaltfrequenz, Q_G die Gate-Ladung und V_G die Gate-to-Source-Spannung.

Wie aus den Gleichungen 2 und 3 ersichtlich ist, können Sie diese Verluste vor allem durch die Verringerung der Schaltfrequenz mindern (nicht erwünscht), die ladungsbedingten FoMs (QG und CDS) des MOSFET verbessern oder einen Kompromiss zwischen Leitungsverlusten und Schaltverlusten finden.

Begrenzungsfaktor Nr. 2: Sperrverzögerungsverluste

In einem Abwärtswandler tritt eine Sperrverzögerung auf, wenn der High-Side-MOSFET eingeschaltet wird, während die Bodydiode des Low-Side-MOSFET Strom leitet, wodurch der Strom der Low-Side-Diode gezwungen wird, schnell auf den High-Side-MOSFET überzugehen. Bei diesem Übergang ist ein Strom erforderlich, um die Minoritätsladung der Low-Side-Diode zu entfernen, die einen direkten Schaltverlust verursacht. Siehe **Gleichung 4**:

$$V_{IN} I_L t_{RR} + V_{IN} Q_{RR} \quad (4)$$

Einer der besten Ansätze, um die Auswirkungen der Diodensperrverzögerung zu verringern, besteht darin, die gespeicherte Ladung (Q_{RR}) durch optimiertes MOSFET-Design zu verringern oder die Verlustzeit an der steigenden Flanke zu reduzieren bzw. ganz zu beseitigen, um so die Auswirkungen des Verlusts vollständig aufzuheben.

Begrenzungsfaktor 3: Verluste beim Ein- und Ausschalten

Parasitäre Schleifeninduktivität kann zu einer Reihe von schaltbedingten Verlusten führen, die den Wirkungsgrad erheblich senken können. Denken wir erneut an unseren Abwärtswandler mit dem High-Side-MOSFET, der den Induktor-Strom führt. Durch das Ausschalten des High-Side-Schalters wird der Strom durch die parasitäre Induktivität unterbrochen. Die Transientenströme (di/dt) verursachen zusammen mit der parasitären Schleifeninduktivität eine Spannungsspitze. Je höher der di/dt -Wert ist, desto niedriger sind die Schaltverluste, was zu einer höheren Spannungsbelastung der Bauteile führt. Bei manchen Abschaltgeschwindigkeiten kommt es sogar zum Ausfall des High-Side-Schalters des Abwärtswandlers. Daher müssen Sie die Schaltgeschwindigkeiten sorgfältig steuern, um den Wirkungsgrad zu maximieren und gleichzeitig den DC/DC-Wandler im sicheren Betriebsbereich zu halten.

Darüber hinaus kann die Verringerung der Drain-Ladung des High-Side-MOSFET auch zu zusätzlichen Spannungsspitzen führen, da im Induktor-Kondensator-Netzwerk weniger Kapazität zur Aufnahme der in der parasitären Schleifeninduktivität gespeicherten Energie vorliegt. Dies stellt eine zusätzliche Herausforderung dar, da es am besten ist, die Drain-Ladung so gering wie möglich zu halten, um die zuvor bereits erwähnten ladungsbedingten Verluste zu reduzieren. Die Verringerung der Gesamtverluste im Zusammenhang mit diesen Parasitäreffekten erfordert in der Regel die Reduzierung der Schleifeninduktivität selbst sowie die Verwendung anderer Gate-Treiber-Techniken.

Was schränkt Leistungsdichte ein: thermische Leistung

Im vorhergehenden Abschnitt konzentrierten wir uns auf die wichtigsten Mechanismen, die Schaltverluste in einem DC/DC-Wandler verursachen können. Ein weiterer wichtiger Faktor, der die Leistungsdichte beeinflusst, ist die thermische Leistung des Systems. Je besser das Gehäuse Wärme abgibt, desto mehr Leistungsverluste können normalerweise toleriert werden, ohne dass starke Temperaturanstiege zu beobachten sind. Diese Faktoren werden typischerweise

in Datenblatt-Parametern wie z. B. Wärmewiderstand von Sperrschicht zu Umgebung ($R_{\theta JA}$) zusammen mit sorgfältigen Schätzungen der Anwendungsbedingungen erfasst. Weitere Informationen sind im Anwendungsbericht „[Semiconductor and IC Package Thermal Metrics](#)“ (Thermische Messdaten von Halbleiter- und IC-Gehäusen) zu finden.

Das Ziel bei der thermischen Optimierung eines Gehäuses und einer Leiterplatte (PCB) besteht darin, den Temperaturanstieg bei vorhandener Verlustleistung des Leistungswandlers zu verringern. Im Zuge der Fortschritte bei Miniaturisierung und Kostensenkung nehmen DC/DC-Wandler-Lösungen immer weniger Bauraum ein. Dies hat dazu geführt, dass thermische Designs auf Systemebene zunehmend schwieriger werden, da kleinere Silizium- und Gehäusegrößen typischerweise zu einer schlechteren thermischen Leistung führen, wie **Abbildung 6** veranschaulicht.

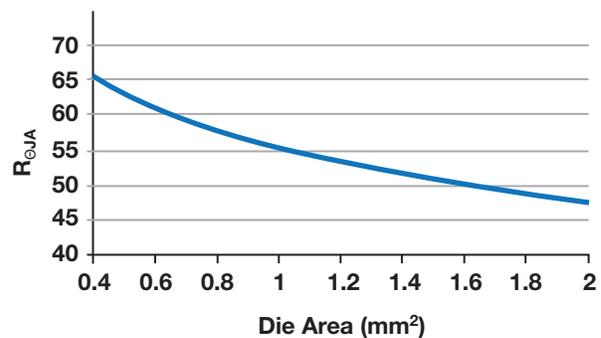


Abbildung 6. Gehäuse $R_{\theta JA}$ vs. Die-Bereich. Mit immer kleiner werdendem Die-Bereich, verschlechtert sich der zugehörige $R_{\theta JA}$ exponentiell.

Abbildung 6 zeigt deutlich, dass sich die erwartete thermische Leistung durch die Verbesserung in Gehäusegröße, Die-Bereich und Gesamt-Leistungsdichte rapide verschlechtert, außer es werden Innovationen bei der Verbesserung der thermischen Leistung des Gehäuses (mehr Wärme abgeben) und der Verringerung von Leistungsverlusten (weniger Wärme erzeugen) Vorrang eingeräumt.

Schwierigkeiten bei der Verbesserung der Leistungsdichte überwinden

Selbst wenn Sie sich auf nur einen der Faktoren aus dem vorhergehenden Kapitel konzentrieren, können Sie eine Verbesserung der Leistungsdichte erreichen. Um früher unerreichbare Leistungsdichte-Werte zu erreichen, müssen Sie jedoch alle Begrenzungsfaktoren parallel angehen: geringere Schaltverluste, verbesserte thermische Leistung des Gehäuses, Einführung innovativer Topologien und Schaltkreise und nicht zuletzt eine gute Integration der Bauteile.

Innovationen zur Überwindung von Schaltverlusten

Sie müssen definitiv in Ihre Halbleitertechnologie investieren, um eine herausragende Geräteleistung und wirklich gute FoMs zu erreichen. Dazu gehören Innovationen zur Verbesserung vorhandener Technologien oder die Entwicklung neuer Materialien mit einer grundlegend besseren Leistung, wie z. B. die Galliumnitrid (GaN)-Technologie für Anwendungen mit höherem Spannungsbereich.

In **Abbildung 7** werden ein 3,3-V- mit einem 1,8-V-Abwärtswandler mit verschiedenen Stromversorgungs-Prozesstechnologien von Texas Instruments (TI) verglichen. Der **TPS54319**-Baustein von TI verwendet den bisherigen Stromversorgungsknoten von TI, der **TPS62088** dagegen den neuesten Stromversorgungsknoten von TI mit niedrigeren RQ FoMs. Wie die Wirkungskurve zeigt, kann der

TPS62088, im Vergleich zum TPS54319 bei 2 MHz, bei praktisch dem gleichen Wirkungsgrad bei 4 MHz umschalten. Dadurch kann die Größe des externen Induktors um die Hälfte verringert werden. Da der neue Stromversorgungsknoten von TI auch eine signifikante Rsp-Reduzierung ermöglicht, verringert sich die gesamte Gehäusegröße von 4 mm² auf 0,96 mm². Obwohl die somit erreichte geringere Gehäusegröße aus Sicht der Leistungsdichte sehr attraktiv ist, bringt sie Herausforderungen durch die einhergehende

Temperaturerhöhung mit sich, die wir in einem der nächsten Abschnitte ansprechen werden.

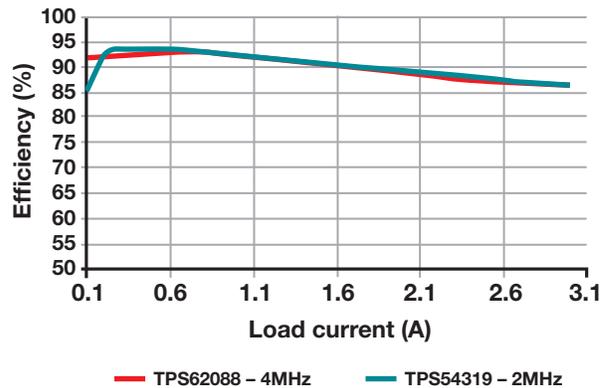


Bild 7. Vergleich der DC/DC-Effizienz bei einem Abwärtswandler von 3,3 V auf 1,8 V. Der TPS54319 schaltet bei 2 MHz um und verwendet den vorherigen Stromversorgungsknoten von TI, während der TPS62088 mit dem neuesten Stromversorgungsknoten von TI mit verbesserten Schalt-FoMs bei 4 MHz umschaltet.

Die einzigartige Kombination von ausbleibender Sperrverzögerung, niedriger Ausgangsladung und hoher Anstiegsrate bei Galliumnitrid ermöglichen neue Totem-Pole-Topologien, wie z. B. brückenlose Leistungsfaktorkorrekturen. Diese Topologien weisen eine höhere Effizienz und Leistungsdichte als Silizium-MOSFETs auf. **Abbildung 8** zeigt einen direkten Vergleich der GaN-Technologie von TI bei 600 V im Vergleich zu einigen der branchenweit besten Siliziumkarbid (SiC)- und Superjunction-Halbleiterbausteine.

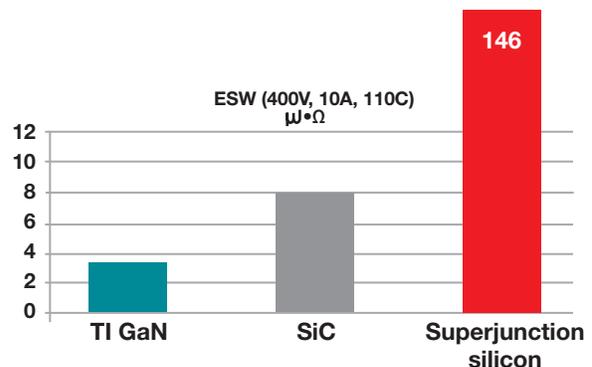
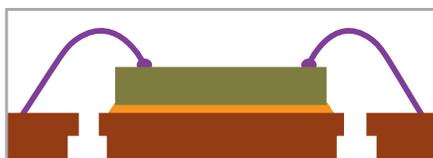


Abbildung 8. Vergleich der Schalt-Energie für GaN-, SiC- und Superjunction-Halbleiter-Switch-Technologien beim Betrieb eines 400-V-Busses. Die GaN-Technologie von TI bietet erheblich geringere Verluste und ermöglicht dadurch höhere Frequenzen.

Innovationen für die Thermik von Gehäusen

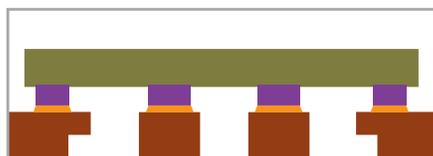
Die Fähigkeit, einem integrierten Schaltkreis (IC)-Gehäuse Wärme zu entziehen, wirkt sich direkt auf die Leistungsdichte aus. Wie bereits erwähnt, wird dieses Problem aufgrund der Verringerung der Gehäusegrößen in Anwendungen jeglicher Art ein immer wichtigeres Thema. Außerdem sind Halbleiter in typischen Stromkonverteranwendungen die Bauelemente, die sich am schnellsten erwärmen können, insbesondere dann, wenn der Rsp schnell sinkt.

TI hat in die Entwicklung von HotRod™-Gehäusen investiert, das die typischen QFNs (Quad Flat No Leads-Gehäuse) mit Bond-Drähten durch ein Flip-Chip-Gehäuse ersetzt. **Abbildung 9** zeigt, wie ein HotRod-QFN ohne die Bond-Drähte auskommt und gleichzeitig die gleiche Fläche wie ein QFN besitzt. Dies führt zu einer erheblich reduzierten parasitären Schleifeninduktivität, die typisch für Flip-Chip-Gehäuse ist, wobei gleichzeitig einige der Vorteile der thermischen Leistung von QFN-Gehäusen aufrecht erhalten werden können.



Standard bond-wire QFN package with exposed pad

(a)



HotRod™ interconnect (flip-chip-on-lead) QFN

Lower interconnect parasitics

(b)

Abbildung 9. Standard-QFN mit Bond-Drähten zur elektrischen Verbindung mit dem Halbleiterchip (a); HotRod-Gehäuse mit Kupfersäulen und Flip-Chip-Verbindungen zwischen Stanzgitter und Die (b).

Eine der Herausforderungen, die bei der Verwendung von HotRod-Gehäusen auftritt, besteht darin, dass es schwieriger ist große Die-Attach-Pads (DAPs) zu bauen, die in der Regel sehr hilfreich bei der Verbesserung der Gehäuse-Thermik sind. Um diese Herausforderung zu meistern, hat TI seine HotRod-QFN-Gehäuse vor kurzem verbessert. So können die bestehenden Vorteile von QFN-Gehäusen genutzt werden und gleichzeitig große Gehäuse mit DAPs gebaut werden.

Abbildung 10 zeigt ein TI-Produkt mit diesen Technologie-Verbesserungen. Sie können erkennen, dass es in der Mitte des Gehäuses genug Platz für einen großen DAP gibt. Dieser DAP verkräftet einen um ca. 15% höheren Temperaturanstieg als die DAPs der vorherigen Generation.

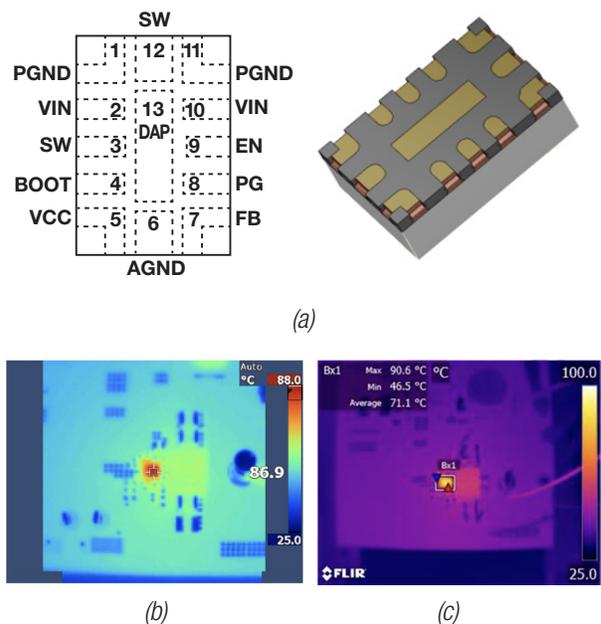
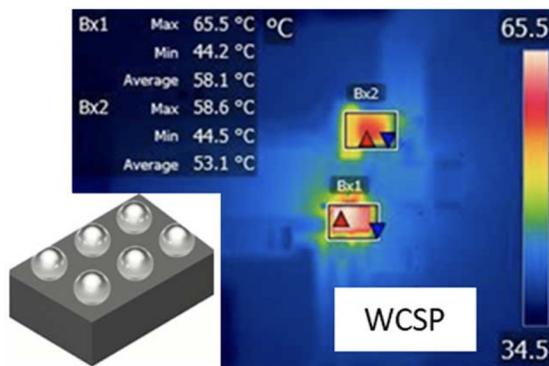


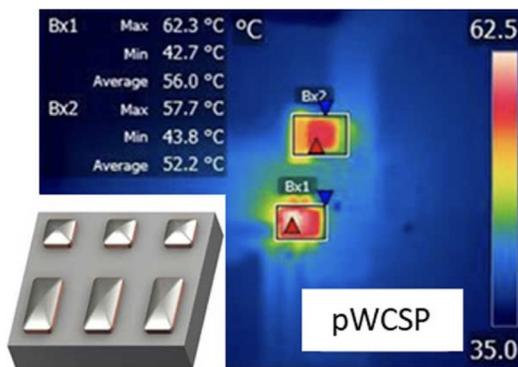
Bild 10. Verbessertes HotRod-QFN-Gehäuse mit großem DAP zur Verbesserung der thermischen Leistung (a); thermische Leistung eines herkömmlichen HotRod-Gehäuses (b); thermische Leistung des verbesserten HotRod-QFN-Gehäuses mit DAP (c).

Auch bei Wafer-Chip-Scale-Gehäusen (WCSPs) wird der Großteil der Wärme direkt hinunter zur Leiterplatte geleitet. Je größer der Bump-Bereich in einem WCSP, desto besser ist die thermische Leistung. TI hat vor Kurzem PowerCSP™-Gehäuse entwickelt und auf den Markt gebracht. Diese Art von Gehäusen sollen die Gehäuse-Thermik und elektrische Leistung verbessern, indem eine der für WCSPs typischen kreisförmigen Bumps mit

großen Löt-Stäben ersetzt wurden. **Abbildung 11** zeigt eine Implementierung dieser Technologie im [TPS62088](#). **Abbildung 11a** zeigt das Standard-WCSP-Gehäuse, während in **Abbildung 11b** das gleiche Gerät mit einem PowerCSP-Gehäuse zu sehen ist. Wie Sie sehen, wird der Temperaturanstieg um etwa 5% reduziert, ohne dass weitere Änderungen am System vorgenommen werden.



(a)



(b)

Bild 11. Thermische Leistung des TPS62088 (Messpunkt: Bx1) Betrieb bei $V_{IN} = 5\text{ V}$, $V_{OUT} = 1,8\text{ V}$ und $I_{OUT} = 3\text{ A}$, gemessen bei Raumtemperatur: TPS62088YFP WCSP Version (a); TPS62088YWC-PowerCSP-Version (b).

Designinnovationen für erweiterte Schaltkreise

Eine nachteilige Auswirkung von niedrigerem R_{sp} und niedrigeren RQ-FoMs ist der Einfluss, den eine geringere Drain-Ladung auf die Übergangsverluste hat. In **Abbildung 12** ist zu sehen, dass der Ausschaltverlust des hier abgebildeten Abwärtswandlers bei einer festgelegten

Anzahl von Spannungsüberschüssen erheblich steigt, wenn die Drain-Ladung reduziert wird. In Anbetracht dieser Tatsache wird IP für neue und erweiterte Gate-Treiber benötigt, um die MOSFETs so schnell wie möglich zu schalten und sie gleichzeitig in einem sicheren Betriebsbereich zu halten, trotz der verstärkten Entwicklung von verbesserten RQ-FoM-MOSFETs

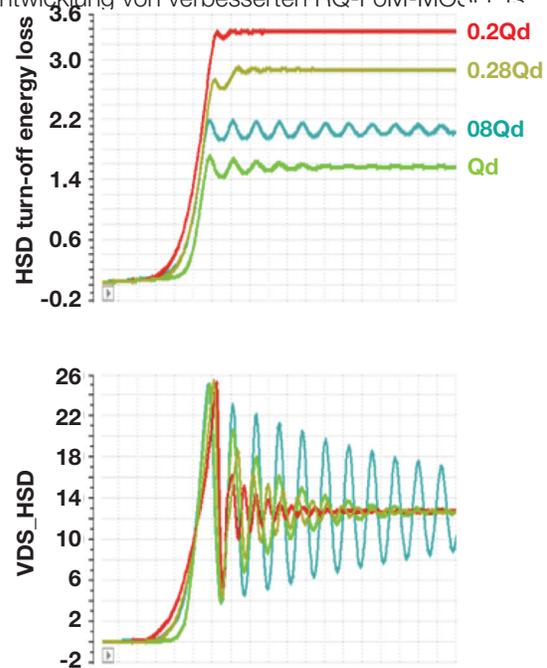
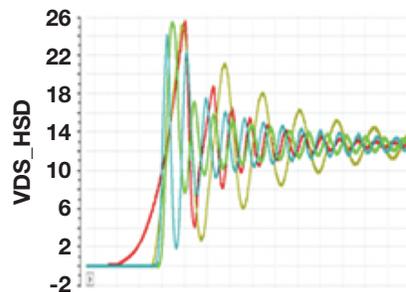
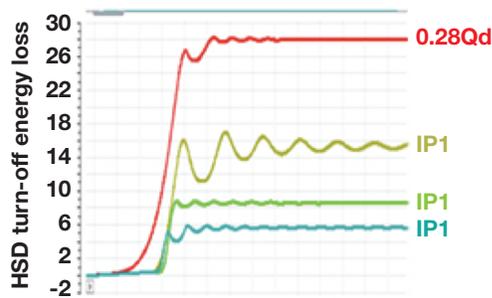


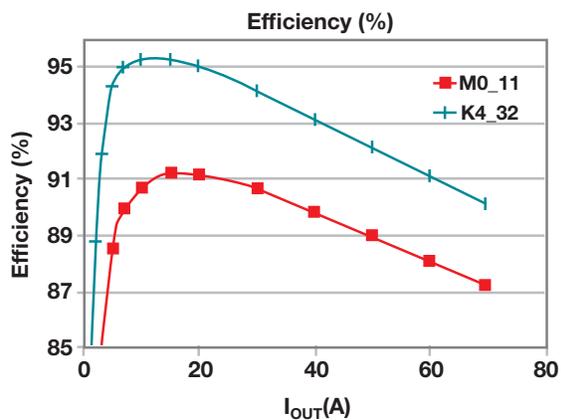
Bild 12. Vergleich der Energieverluste beim Abschalten für verschiedene MOSFET-Technologien. Mit der Reduzierung der Drain-Ladung, nimmt die Ausschalt-Energie zu, um die Drain-to-Source-Spannungsbelastung konstant zu halten.

In diesen Bereichen hat TI vor kurzem eine Familie von Gate-Treibern entwickelt, die eine sehr schnelle Schaltung trotz MOSFETs mit niedrigem RQ-FoM ermöglicht. Dies führt zu geringeren Ladungs- und Übergangsverlusten und sorgt dafür, dass die MOSFETs in ihrem sicheren Betriebsbereich bleiben. Wenn Sie **Abbildung 13a** und **Abbildung 13b** vergleichen, können Sie sehen, dass es möglich ist, den Energieverlust beim Abschalten um bis zu 79% zu reduzieren und gleichzeitig die Spitzenspannung gleichmäßig zu halten. In einigen Designs, wie in **Abbildung 13b** gezeigt, kann diese Verringerung einen Spitzenwirkungsgrad von bis zu 4% erzielen.



(a)

$V_{IN}=5V, V_{OUT}=1.8V, F_{SW}=1.5MHz$



(b)

Abbildung 13. Vergleich von Gate-Treiber-IP, das eine geringe Drain-Ladung und geringe Energie beim Abschalten (a) ermöglicht; Einfluss der Gate-Treiber-IP auf den Systemwirkungsgrad, der eine ungefähre Zunahme um 4% (b) zeigt.

Neben der Entwicklung und Anwendung erweiterter Gate-Treiber-Technologien können mithilfe von Innovationen in der Topologie-Technologie erhebliche Verbesserungsmöglichkeiten der Werte der Leistungsdichte erzielt werden. **Abbildung 14** zeigt eine vierstufige (FC4L)-Wandler-Topologie, die eine Reihe von Vorteilen zur Verbesserung der Leistungsdichte ermöglicht, wie

z. B. bessere Baustein-FoMs durch niedrigere Bauteil-Spannungswerte, geringere Magnetfilter und eine bessere thermische Verteilung. Diese Vorteile können in verbesserte Leistungsdichte umgesetzt werden, wie in **Abbildung 15** veranschaulicht. Im Vergleich zu anderen Topologien mit SiC bietet die Lösung von TI durch den Einsatz dieser speziellen Topologie neben den Vorteilen durch GaN und fortschrittlichen Gehäusetechnologien eine erhebliche Größenreduzierung.

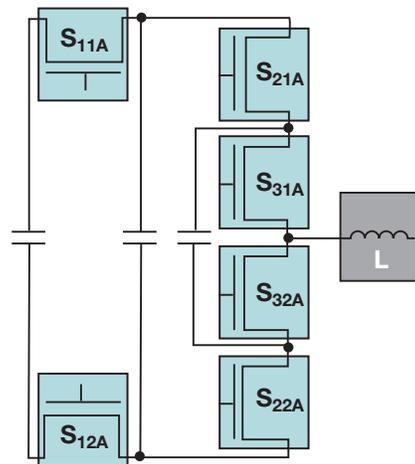


Abbildung 14. Vierstufige Wandler-Topologie mit GaN-Schaltern für fliegende Kondensatoren.

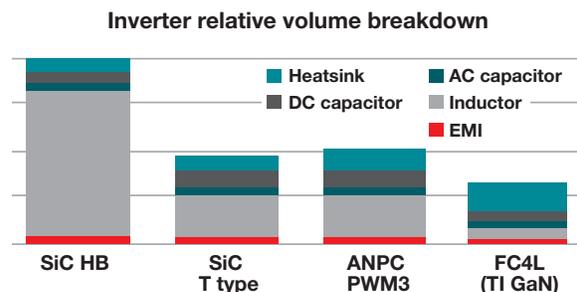


Abbildung 15. Beim Vergleich des Gesamtvolumens verschiedener Topologien und Switchtypen bietet die FC4L GaN-Lösung von TI die beste Leistungsdichte.

Innovationen bei der Integration

Als Letztes sehen wir uns die Integration als wichtigen Faktor zur Verbesserung der Leistungsdichte an. Die kostengünstige Integration reduziert Parasitäreffekte, die Materialliste wird kürzer, sie ermöglicht höhere Effizienz und spart Platz. Integration wird auf verschiedene Aspekte des Power-Managements angewendet. Durch gute Integration können mehr elektrische Schaltungen in einen IC eingebaut, mehr Komponenten in einem

Gehäuse untergebracht oder andere Elemente mithilfe von mechanischen oder physischen Mittel einer Lösung zur Verbesserung der Leistungsdichte hinzugefügt werden. Einige Paradebeispiele in diesem Bereich sind Treiber mit integrierten GaN-FETs, Kondensator-Integration zur Reduzierung von Schleifeninduktivität und dreidimensionales Stacking von passiven Komponenten.

Die Verwendung von Gate-Treibern mit Schaltleistungs-FETs bietet viele Vorteile. Die Induktivität der Gate-Treiber-Schleife verringert sich, was höhere Schaltgeschwindigkeiten, einen stabileren Betrieb und weniger Bauteile ermöglicht. Vor allem GaN-FETs profitieren von dieser Integration. Zusätzliche Funktionen wie Überstromschutz, Übertemperaturschutz und Überwachung sind in Bausteinen wie dem [LMG3410](#) **enthalten** (siehe **Abbildung 16**). Diese Integration vereinfacht die Power-Management-Lösung erheblich und ermöglicht es Designern, GaN-Technologie optimal zu nutzen.

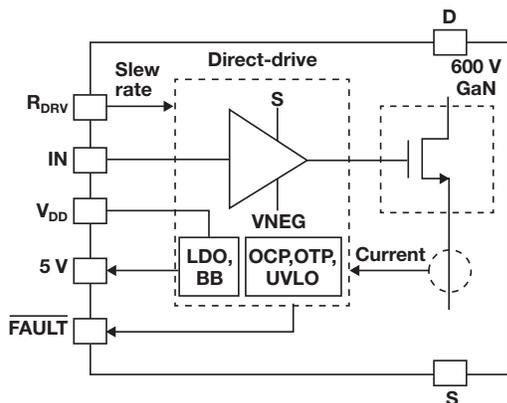


Abbildung 16. Treiber-, Schutz- und Überwachungsfunktionen integriert mit einem GaN-Schalter auf dem LMG3410.

Eine weitere Möglichkeit der Integration besteht darin, auch passive Komponenten im IC-Gehäuse zu integrieren. Die Integration von hochfrequenten Entkopplungskondensatoren ist eine im [LMQ61460-Q1](#) verwendete Technik, die in **Abbildung 17** gezeigt wird. Die Integration der Kondensatoren kann die Effizienz verbessern, indem die parasitäre Induktivität der kritischen Schleifen verringert und das EMI-Verhalten reduziert wird. Diese Stromversorgungslösung kann auch die Schaltzeiten erhöhen, ohne die Stabilität des Systems zu beeinträchtigen oder thermische Grenzwerte zu

überschreiten, was zu höheren Schaltfrequenzen und kleineren Lösungen bei geringerer EMV-Filterung führt. Der [UCC12050](#) nutzt die Integration von Magnet-Komponenten, um eine isolierte Bias-Versorgung ohne externen Transformator bereitzustellen. Dieser Ansatz reduziert Größe, Komplexität und EMI.

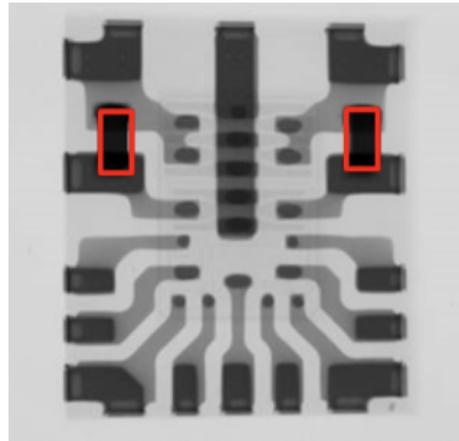


Abbildung 17. Röntgenfoto des LMQ61460-Q1, die integrierten Bypass-Kondensatoren sind hervorgehoben.

Ein letztes Beispiel für gute Integration ist die dreidimensionale Stapelung von Bauteilen, die häufig in Stromversorgungsmodulen mit integrierten passiven Bauteilen auftritt. In **Abbildung 18** wird der Baustein [TPS82671](#) als Beispiel verwendet. Dieser Baustein bettet den Stromversorgungs-IC in ein Laminatsubstrat ein und weist einen Induktor sowie Ein- und Ausgangskondensatoren auf der Oberseite auf. Diese unglaublich kleine Lösung benötigt keine zusätzlichen Komponenten. Wir sehen hier, wie ein einfaches Integrationskonzept erstaunliche Ergebnisse erzielen, Platz auf der Leiterplatte sparen und die Stromversorgungslösung vereinfachen kann.

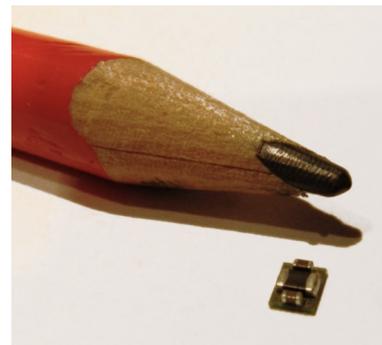


Abbildung 18. Winziges Stromversorgungsmodul mit integriertem Stromversorgungs-IC, Induktor und Kondensatoren.

Fazit

Es ist klar, dass der neueste Trend beim Stromversorgungsdesign hin zu immer größerer Leistungsdichte geht. Aber es ist zu beachten, dass es bei der Entwicklung immer kompakterer Stromversorgungslösungen wichtige Einschränkungen gibt. Die Überwindung von Leistungsverlusten und thermischen Leistungsproblemen erfordert Innovationen bei den Schalteigenschaften, IC-Gehäusen, im Schaltungsdesign und bei der Integration. Jedes dieser Elemente kann für sich genommen bereits erhebliche Verbesserungen beim Stromversorgungsdesign ermöglichen. Sie können die Leistungsdichte aber noch weiter deutlich verbessern, wenn Sie die Technologien jeder dieser Kategorien kombinieren.

Stellen Sie sich nun das beste Stromversorgungsprodukt vor: mit den besten FoMs und branchenführenden Wärmeableitungsfunktionen, das mehrstufige Topologien mit der geringsten Schleifeninduktivität durch passive Integration verwendet. Durch die perfekte Kombination verschiedener technischer Entwicklungen entstehen so Bauteile, die für bahnbrechende Innovationen im Bereich der Leistungsdichte für Anwendungen sorgen.

Mit den fortschrittlichen Prozess-, Gehäuse- und Schaltungstechnologien von TI können Sie jetzt mehr Leistung auf weniger Raum erzielen und bei geringeren Systemkosten die Systemfunktionalität verbessern. Besuchen Sie [ti.com/powerdensity](https://www.ti.com/powerdensity), um mehr zu erfahren.

Hauptproduktkategorien für die Leistungsdichte

[Batterielader-ICs](#)

[Abwärts/Aufwärts- und invertierende Regler](#)

[Galliumnitrid \(GaN\) ICs](#)

[Isolierte Bias-Stromversorgungen](#)

[Isolierte Gate-Treiber](#)

[LED-Treiber](#)

[Linearregler \(LDOs\)](#)

[Mehrkanal-ICs \(PMICS\)](#)

[Offline- und isolierte DC/DC-Controller und -Wandler](#)

[Leistungsschalter](#)

[Abwärtswandler \(Buck\)](#)

[Aufwärtswandler \(Boost\)](#)

[USB Type-C™- und USB-Stromversorgungs-ICs](#)

Wichtiger Hinweis: Die hier beschriebenen Produkte und Dienstleistungen von Texas Instruments Incorporated und seinen Tochterunternehmen werden unter den Standard-Verkaufsbedingungen von TI verkauft. Den Kunden wird empfohlen, aktuelle und vollständige Informationen zu TI-Produkten und Dienstleistungen einzuholen, bevor sie Bestellungen platzieren. TI übernimmt keine Haftung für Anwendungsunterstützung, Kundenanwendungen oder Produktdesigns, Softwareleistung oder Verletzung von Patenten. Die Veröffentlichung von Informationen über Produkte oder Dienstleistungen anderer Unternehmen bedeutet keine Genehmigung, Garantie oder Empfehlung seitens TI.

Der Plattformbalken, HotRod und PowerCSP sind eingetragene Marken von Texas Instruments. Alle anderen Marken sind Eigentum der jeweiligen Rechtsinhaber.

IMPORTANT NOTICE AND DISCLAIMER

TI PROVIDES TECHNICAL AND RELIABILITY DATA (INCLUDING DATA SHEETS), DESIGN RESOURCES (INCLUDING REFERENCE DESIGNS), APPLICATION OR OTHER DESIGN ADVICE, WEB TOOLS, SAFETY INFORMATION, AND OTHER RESOURCES "AS IS" AND WITH ALL FAULTS, AND DISCLAIMS ALL WARRANTIES, EXPRESS AND IMPLIED, INCLUDING WITHOUT LIMITATION ANY IMPLIED WARRANTIES OF MERCHANTABILITY, FITNESS FOR A PARTICULAR PURPOSE OR NON-INFRINGEMENT OF THIRD PARTY INTELLECTUAL PROPERTY RIGHTS.

These resources are intended for skilled developers designing with TI products. You are solely responsible for (1) selecting the appropriate TI products for your application, (2) designing, validating and testing your application, and (3) ensuring your application meets applicable standards, and any other safety, security, regulatory or other requirements.

These resources are subject to change without notice. TI grants you permission to use these resources only for development of an application that uses the TI products described in the resource. Other reproduction and display of these resources is prohibited. No license is granted to any other TI intellectual property right or to any third party intellectual property right. TI disclaims responsibility for, and you will fully indemnify TI and its representatives against, any claims, damages, costs, losses, and liabilities arising out of your use of these resources.

TI's products are provided subject to [TI's Terms of Sale](#) or other applicable terms available either on ti.com or provided in conjunction with such TI products. TI's provision of these resources does not expand or otherwise alter TI's applicable warranties or warranty disclaimers for TI products.

TI objects to and rejects any additional or different terms you may have proposed.

Mailing Address: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2022, Texas Instruments Incorporated